

커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 구현

우강현, 권동우, 박건우, 정희성, 노정욱
 국민대학교 전자공학과

Implementation of High Power Pulse Current Generator Equipment for Testing the Performance of Capacitor

Kang Hyun. Woo, Dong Woo. Kwon, Gun Woo. Park, Hee Seong. Jeong, Chung Wook. Roh
 Dept. of Electronics, Kookmin Univ.

ABSTRACT

전기차 산업 성장과 함께 전기차 내부에 사용되는 전장 부품 산업도 성장하고 있으며, 이에 관련하여 전기차 관련 사고도 사회적 이슈로 떠오르고 있다. 이러한 사회적 이슈로 인해 극한의 조건에서 전장 부품의 안전성 검증 평가를 위한 장비의 필요성은 증가하고 있는 추세이다. 이를 위한 장비 중 전기차 주요 회로인 인버터 구동 회로에서 평활 용도로 사용되는 커패시터의 성능을 극한의 조건, 특히 대전류 펄스파 조건에서 시험할 수 있는 장비는 필요한 실정에도 충분한 개발이 이루어지지 않고 있다. 이에 본 논문은 전기차 인버터에서 사용하는 평활용 커패시터 성능 시험을 위한 전기차 인버터 실제 구동 조건(고전압 DC, 대전류 펄스 AC 전류)에 부합하는 대전류 커패시터 구형파 발생 시험장비를 제안하고, 시뮬레이션 및 실제 구현을 통해 제안 시험장비의 가능성을 검증한다.

1. 서론

에너지 대란, 미세먼지 저감 및 지구온난화 방지 등 에너지와 환경 관련 문제에 대해 세계적으로 인식이 높아지며 국가 정책으로 친환경 기반의 전기차 산업을 장려하고 있다. 이에 전기차 산업 성장과 함께 전기차 사고 발생이 늘어나며 안전성이 대두되었고, 전장 부품에 대한 신뢰성이 중요해졌다.

하지만, 전장 부품의 전기적 검증을 할 수 있는 장비는 필요한 상황에도 부족한 현황이며 충분한 개발이 이루어지지 않고 있다. 특히, 전기차에서 주요 회로를 담당하고 있는 인버터 구동 회로에서 극한 조건에서 평활 용도로 사용되는 커패시터 성능을 검증할 수 있는 장비개발이 필요로 하다.

이에 본 논문에서는 전기차 인버터에서 사용되는 평활용 커패시터 성능 시험을 위한 전기차 인버터 실제 구동 조건(고전압 DC, 대전류 펄스 AC 전류)에 부합하는 대전류 커패시터 구형파 전류 발생 시험장비를 제안한다. 그리고 시뮬레이션 및 실제 구현을 통해 제안한 시험장비의 가능성을 검증한다.

2. 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 구현

2.1 전기자동차 파워트레인 시스템 블록도

그림 1은 전기자동차 파워트레인 시스템 블록도 및 DC

Link 커패시터를 나타낸 것으로, 그림 1과 같이 구현하여 커패시터 성능 시험을 하는 경우 부하(모터)의 부피, 발열 및 소비 전력 문제 등이 발생하며 모터를 구동시켜야 하는 문제점이 있다. 이를 대신하여 부스트 컨버터의 출력 커패시터를 시험 커패시터로 사용하고자 한다.

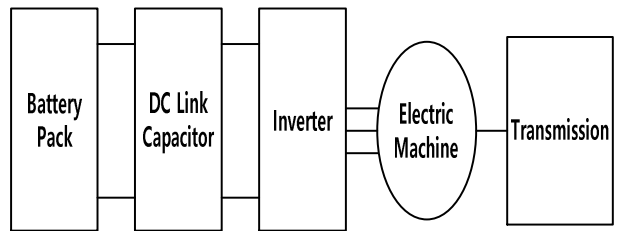


그림 1 전기자동차 파워트레인 시스템 블록도 및 DC Link 커패시터

Fig. 1 Electric Vehicle Powertrain System Block Diagram and DC Link Capacitor

2.1.1 부스트 컨버터를 이용한 대전력 구형파 전류 커패시터 시험장비 시뮬레이션 검증

부스트 컨버터의 On/Off 동작 원리상 다이오드 전류는 펄스파 형태로 발생한다. 이때 출력 커패시터 전류(I_{Ctest})는 다이오드 전류에서 출력 전류를 뺀 값으로, 구형파 전류가 발생한다.

표 1 부스트 컨버터 가정 사양
 Table 1 Boost Converter Assumption Specifications

입력 전압(V_{in})	600V
시험 전류($I_{Ctest,rms}$)	250A.rms
시험 전압(V_{Ctest})	1200V
시험 커패시터 용량(C_{test})	1000uF

표 1에 제시된 사양으로 입력 전류를 구하면 무손실 조건에서 다음식을 통해 구할 수 있다.

$$V_{in} I_{in} = V_{in} I_L = V_o I_o \quad (1)$$

식을 통해 입력 전류 $I_{in} = I_L = 500A$ 임을 알 수 있다.

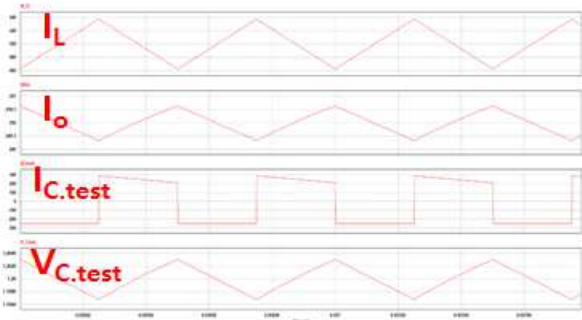


그림 2 부스트 컨버터 시뮬레이션 결과 파형
Fig. 2 Boost Converter Simulation Result Waveform

그림 2 시뮬레이션 결과를 통해 표 1에 제시된 사양과 동등하게 나옴을 알 수 있다. 하지만, 기존 회로로 구현하여 성능 시험을 하는 경우 다양한 문제점들이 존재한다.

첫째, 부하 저항의 전력 소모와 발열 문제가 있다. 300kW(1200V, 250A)급 부하와 함께 발열 해결을 위한 냉각기가 필요하며, 이로 인해 소형화 구현이 불가능하다. 둘째, 부하 동작을 시키기 위한 300kW(600V, 500A)급 입력 전원을 가용이 불가피하며 전기료 상승 문제로 이어진다. 마지막으로 회로 구조상 커패시터에 고압 바이어스를 인가하는 경우 스위치 소자와 다이오드에도 고압 바이어스가 인가되기 때문에 이를 견딜 수 있는 소자들이 필요로 하다. 이러한 문제점들을 해결하기 위해 새로운 방식의 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치를 제안한다.

2.2 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 구현

커패시터 성능 시험을 위해 부스트 컨버터 회로로만 구현 시 다양한 문제점이 발생함을 확인하였다. 이에 구형파 전류 발생을 위한 부스트 컨버터 회로는 유지하되, 문제점들을 해결하기 위한 추가 회로 설계가 필요함을 알 수 있다.

2.2.1 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 회로

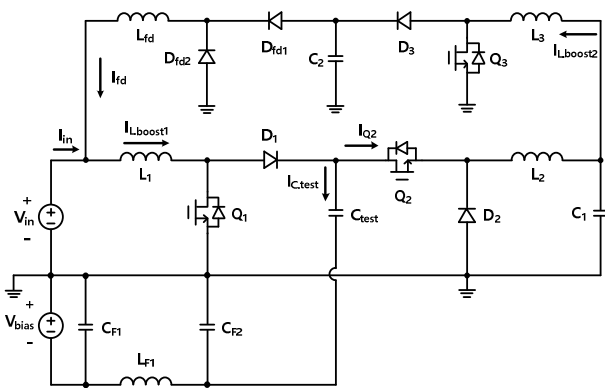


그림 3 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 회로

Fig. 3 Proposed High Power Pulse Current Generator Equipment for Testing the Performance of Capacitor

그림 2는 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 회로로, 커패시터 구형파 전류 발생에 초점을 두어 부하를 없애고, 벡 컨버터와 부스트 컨버터 그리고 전류 피드백을 위한 회로와 고압 바이어스 인가를 위한 회로를 추가한 회로이다.

$I_{Lboost1} = I_{Ctest.rms} = 250A$ 가 되도록, L_1 인덕터 전류 제어하여 Q_1 의 On/Off를 조절한다. 또한, 벡 컨버터의 Q_2 는 Q_1 을 추종하도록 하고, Q_3 는 $I_{Ctest.rms} = I_{Lboost2} = 250A$ 가 되도록 L_3 인덕터에 흐르는 전류를 제어한다. 무손실 조건에서 $I_{fd} = I_{Lboost1} = I_{Q2} = I_{Lboost2} = 250A$ 가 성립하여, 전류 피드백을 통해 입력 전원에서 소모하는 전력은 이상적으로 0W가 된다.

커패시터에 흐르는 전류가 구형파가 되는 원리는 다음과 같다. 스위치 Q_1 & Q_2 이 켜지는 경우, 다이오드 D_1 & D_2 는 도통하지 않으며, $I_{Ctest.rms} = -I_{Lboost1} = -I_{Q2} = 250A$ 가 되고, 스위치 Q_1 & Q_2 이 꺼지는 경우, 다이오드 D_1 & D_2 가 도통하여 $I_{Ctest.rms} = I_{D1} = 250A$ 가 된다. 따라서 I_{Ctest} 에 흐르는 전류는 $250A_{rms}$ 의 구형파 전류가 된다.

V_{bias} 는 고압 바이어스를 위한 전압으로, 스위치와 다이오드에 고압 바이어스가 인가되지 않으며, 시험 커패시터에만 바이어스 전압이 인가되고, 필요한 바이어스 전압은 다음과 같다.

$$V_{bias} = V_{Ctest} - \frac{V_{in}}{D_{boost1}} \quad (2)$$

각 컨버터에 흐르는 전류가 일정하여 $D_{boost1} = 0.5$ 가 된다. 따라서, 표 1과 같은 사양으로 시험하는 경우, V_{bias} 에 1000V 인가하면 된다. 또한, I_{Ctest} 에 흐르는 전류는 펄스파로, 이상적으로 바이어스 전원의 소모 전력도 0W가 된다.

2.2.2 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 회로 시뮬레이션 검증

그림 4는 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 시뮬레이션 회로도로서, 표 1과 같은 사양 조건에서 시뮬레이션을 진행하였다. 그림 5는 시뮬레이션 결과 파형, 표 2는 시뮬레이션 결과를 나타낸 것으로 제안 회로가 동작하는 것을 확인할 수 있다.

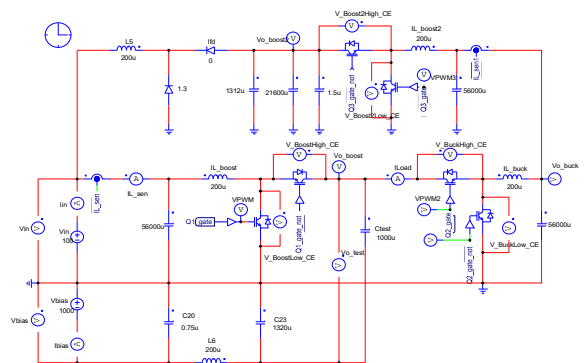


그림 4 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 시뮬레이션 회로도

Fig. 4 Proposed High Power Pulse Current Generator Equipment for Testing the Performance of Capacitor Simulation Schematic

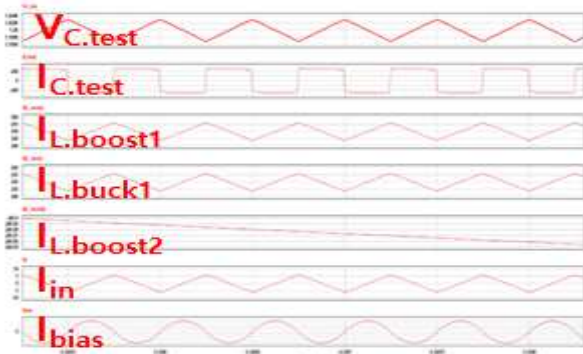


그림 5 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 시뮬레이션 결과 파형

Fig. 5 Proposed High Power Pulse Current Generator Equipment for Testing the Performance of Capacitor Simulation Result Waveform

표 2 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 시뮬레이션 결과

Table 2 Proposed High Power Pulse Current Generator Equipment for Testing the Performance of Capacitor Simulation Result

시험 전압(V_{Ctest})	1200V
시험 전류($I_{Ctest,rms}$)	250A,rms
인덕터 전류($I_{Lboost1, Lbuck1, Lboost2}$)	250A
입력 전류(I_{in})	0A
바이어스 전류(I_{bias})	0A

2.3 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 실제 구현

그림 6은 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치를 실제로 구현한 것이다. 실험 사양은 표 3 과 같이 진행하였으며, 그림 7의 실험결과를 통해 실제 제안 회로가 동작하는 것을 확인할 수 있다.

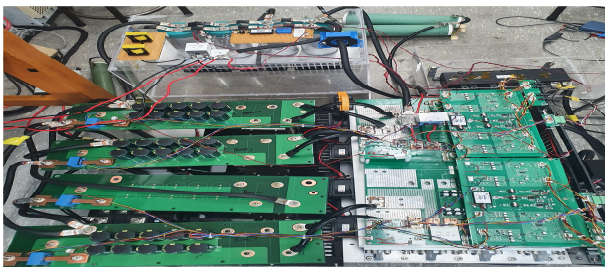


그림 6 실제 구현한 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치

Fig. 6 Proposed High Power Pulse Current Generator Equipment for Testing the Performance of Capacitor Implemented in Practice

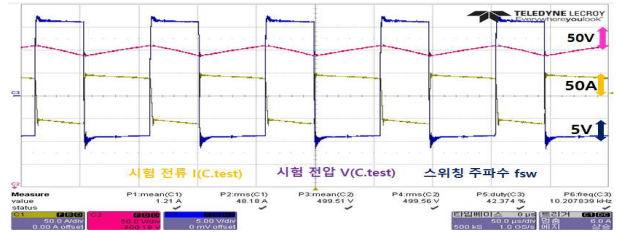


그림 7 실제 구현한 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 실험 결과 파형

Fig. 7 Proposed High Power Pulse Current Generator Equipment for Testing the Performance of Capacitor Implemented in Practice Experimental Result Waveform

표 3 실제 구현한 제안 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치 시뮬레이션 결과

Table 3 Proposed High Power Pulse Current Generator Equipment for Testing the Performance of Capacitor Implemented in Practice Simulation Result

입력 전압(V_{in})	50V
바이어스 전압(V_{bias})	415V
시험 전압(V_{Ctest})	499.51V
시험 전류($I_{Ctest,rms}$)	48.18A,rms
시험 커패시터 용량(C_{test})	100uF
입력 전류(I_{in})	8.45A
바이어스 전류(I_{bias})	0.01A

$$P_{in} = V_{in} I_{in} + V_{bias} I_{bias} \quad (3)$$

$$P_o = P_{Ctest} = V_{Ctest} I_{Ctest} \quad (4)$$

표 3의 실험결과를 토대로 식 (3)과 (4)를 통해 입출력 전력을 구하면, 부하 커패시터 전력은 24.07kW, 입력 소비 전력은 426.65W임을 알 수 있다. 전류 피드백 회로로 인해 부하 커패시터의 소모 전력 대비 입력 소비 전력이 적게 사용되며, 98.23%의 계통 소비 전력이 저장된 것을 확인할 수 있다.

3. 결론

본 논문에서는 인버터 구동 회로를 구현하지 않고 커패시터 성능 시험을 위한 대전력 구형파 전류 발생기 장치를 제안하였으며, 전류 피드백을 통해 적은 전력으로 대전력 커패시터 성능 시험을 가능하도록 하였다. 마지막으로, 시뮬레이션 검증과 실제 구현을 통해 대전력 구형파 전류 발생기 장치에 대한 가능성을 검증하였다.

“본 논문은 코웰패션(주) 필코전자 사업부 및 과학기술정보통신부 및 정보통신기획평가원의 대학CT연구센터육성지원사업의 연구결과로 수행되었음” (IITP-2022-2018-0-01396)

참고 문헌

- [1] 등록 특허 10-2169370, “커패시터 시험 장치(Apparatus for Testing Capacitor)” 노정욱, 강운수, 박도일, 오현준, 이용휘, 이창현, 황훈하, 국민대학교 산학협력단, Oct 19, 2020.