

Full-bridge MMC 기반 MVDC 시스템의 DC 버스 고장전류 계산

유재현, 이준희

한국에너지공과대학교 에너지공학부

DC-Bus Fault Current Calculation of MVDC System Based on MMC Model

Jae-Hyun Yoo, Joon-Hee Lee

Department of Energy Engineering, Korea Institute of Energy Technology, Korea

jaehyuny@kentech.ac.kr, joonhee.lee@kentech.ac.kr

초록

본 논문에서는 Ring 또는 Radial 구조를 가지는 MVDC 시스템에서 DC 버스 고장 발생시 고장전류를 계산하는 방법을 제안한다. MVDC 시스템을 구성하는 모듈형 멀티레벨 컨버터 토폴로지를 기준으로, 실시간 시뮬레이션을 통한 고장 해석이 아닌, 고장 상황 모델링 기반의 계산을 통해 고장전류 최대치에 대한 분석을 수행한다. 제안된 방법은 기존의 시뮬레이션에 기반한 분석이 아닌, 수학적 모델링에 기반하므로 고장 전류를 분석하는데 그 즉시 결과를 얻을 수 있다. 기존 시뮬레이션 기반의 해석 결과와 제안하는 계산 결과 비교를 통해, 제안하는 방법의 정확성 및 효과를 검증한다.

I. 서론

재생 에너지원의 증가로 직류계통의 기술적 요구가 증가하고 있다. 직류 계통 중 하나인 MVDC(Medium Voltage Direct Current)는 기존 고전압 송전계통과 저전압 배전계통 사이의 전압레벨 (1.5 kV ~ 100kV)을 갖는 직류 시스템을 의미한다. MVDC는 기존의 AC 시스템 대비 낮은 절연계급, 동일 전압 대비 높은 용량, 그리고 전력 조류제어가 용이성 등의 이점이 있다. 그러나 DC 단 단락 사고 시 큰 사고 전류가 발생하게 되며, 보호협조 시스템 설계 시 이러한 사고 전류에 대한 해석을 필수적이다. 기존의 DC 시스템 사고 해석은 주로 전체 시스템에 대한 시뮬레이션을 수행하여 그 결과를 얻는 방식이다. AC 계통의 사고해석과 같이 즉각적인 계산을 통해 사고 전류를 해석하는 기법은 많지 않다 [1].

최근 국내에서 설계되는 MVDC 망은 대개 수십 kV의 DC 전압을 가지며, 이를 구성하는 전력변환 장치로서 Modular Multilevel Converter(MMC) 토폴로지가 사용되고 있다. MMC는 Decoupling 제어를 통하여 AC, DC 그리고 순환전류에 대한 제어를 독립적으로 수행할 수 있다 [2]. 특히 Full Bridge MMC (FB-MMC)를 적용할 경우, DC 단 단락 사고시 DC Fault Ride Through 제어가 가능하여 직류 단 사고에 용이하게 대처할 수 있는 장점을 가지고 있다.

본 논문에서는 Ring 과 Radial 구조를 가지는 MVDC 시스템에 대하여 DC 버스 단락 시의 고장전류 계산법을 제시하며, 수학적 모델 기반 계산을 통해 즉시 결과를 도출할 수 있다. FB-MMC 를 기준으로 DC 버스 단 모델을 설계하여 시뮬레이션 값과 제안된 계산법을 비교하여 검증한다

II. FULL BRIDGE MMC 의 DC 버스 고장전류 계산

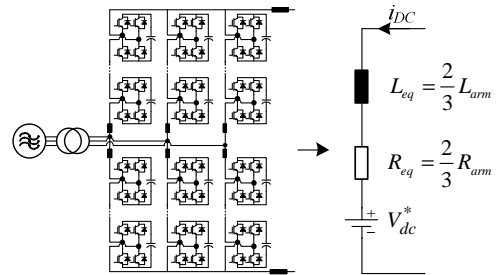


Fig. 1 Full-Bridge MMC 및 DC 단 등가모델

1) FB-MMC 의 DC 고장 대응 제어

Fig. 1은 FB-MMC 및 Decoupling 제어 적용 시의 DC 단 등가회로를 나타낸다. DC 단 등가회로에서 등가 임피던스 R_{eq} , L_{eq} 는 각각 $(2/3)R_{arm}$, $(2/3)L_{arm}$ 이다 [2]. FB-MMC의 경우, 음의 Arm 전압을 출력할 수 있다. 따라서, DC 버스 사고 시 DC 단 전압 V_{dc}^* 을 0 V로 합성함으로써 사고에 대한 대응 제어가 가능하다. 본 논문에서는 사고발생 시점 기준으로 최대 한 샘플 이후 사고상황을 인식하고, 다음 샘플에서 사고 대응제어가 이루어져 총 $2T_s$ 이후에 DC 단 전압이 0이 되는 상황을 가정한다.

2) Radial 구조 DC 망의 고장전류 계산

Fig. 2는 4개의 터미널로 구성된 Radial 구조의 FB-MMC 기반 DC망의 등가회로를 나타낸다. 이 때, R_x , L_x 는 각 MMC의 DC 단 등가 저항 및 인덕턴스를, $V_{dc,x}$ 는 각 MMC의 DC 단 전압을, R_{lx} , L_{lx} 는 선로 등가 저항 및 인덕턴스를, 나타낸다. ($x = 1, 2, 3, 4$) 또한 i_x 는 각 MMC의 DC 단 전류를 나타낸다. Radial 구조에서의 단락 사고는 접속점에서의 사고(Case 1)와 각 MMC의 DC 단에서의 사고(Case 2)로 구별할 수 있다. R_f 와 i_f 는 각 경우의 단락 저항 및 사고 전류를 나타낸다. 두 경우 모두, 각 MMC의 DC 단 사고 전류는 식 (1) 과 같은 1차 미분방정식을 따른다.

$$\dot{\mathbf{x}} + \mathbf{A}\mathbf{x} = \mathbf{b} \quad (1)$$

$$\mathbf{x} = [i_1, i_2, i_3, i_4]^T \quad (2)$$

$$\mathbf{A} = \mathbf{L}_{eq}^{-1}\mathbf{R}_{eq}, \quad \mathbf{b} = \mathbf{L}_{eq}^{-1} [V_{dc,1}, V_{dc,2}, V_{dc,3}, V_{dc,4}]^T$$

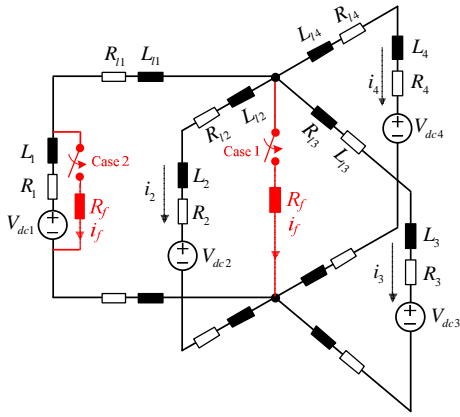


Fig. 2 Radial 구조의 DC 망 등가회로

이 때, \mathbf{L}_{eq} 와 \mathbf{R}_{eq} 는 사고 상황의 등가 인덕턴스 및 등가저항 행렬을 나타내며 이는 사고 경우에 따라 달라진다.

A) Case 1: 접속점 단락 사고

접속점 단락 사고 시, \mathbf{L}_{eq} 및 \mathbf{R}_{eq} 는 다음과 같다.

$$\mathbf{L}_{eq} = \text{diag}(L_1, \dots, L_4) + \text{diag}(L_{11}, \dots, L_{14}). \quad (3)$$

$$\mathbf{R}_{eq} = \text{diag}(R_1, \dots, R_4) + \text{diag}(R_{11}, \dots, R_{14}) + R_f \cdot \mathbf{P}_4. \quad (4)$$

이때 $\text{diag}(x_1, \dots, x_4)$ 는 대각 행렬이며 x_1, \dots, x_4 는 대각 성분을 나타낸다. 또한, \mathbf{P}_n 는 크기가 $[n \times n]$ 이고, 모든 성분이 1인 행렬을 나타낸다. 식 (1)에 대한 해를 구하면 식 (5)와 같다.

$$\mathbf{x} = \mathbf{k} + c_1 e^{-\lambda_1 t} \mathbf{v}_1 + c_2 e^{-\lambda_2 t} \mathbf{v}_2 + c_3 e^{-\lambda_3 t} \mathbf{v}_3 + c_4 e^{-\lambda_4 t} \mathbf{v}_4. \quad (5)$$

λ_x 와 \mathbf{v}_x 는 각각 식 (2)의 행렬 \mathbf{A} 의 고유치와 고유벡터를 나타낸다. ($x = 1, 2, 3, 4$). 이 때, 벡터 \mathbf{k} 는 식 (6)과 같이, 계수 c_x 는 식 (7)과 같이 계산할 수 있다.

$$\mathbf{k} = \mathbf{A}^{-1} \mathbf{b} = \mathbf{R}_{eq}^{-1} [V_{dc1}, V_{dc2}, V_{dc3}, V_{dc4}]^T. \quad (6)$$

$$[c_1, c_2, c_3, c_4]^T = -[\mathbf{v}_1, \mathbf{v}_2, \mathbf{v}_3, \mathbf{v}_4]^{-1} \mathbf{k}. \quad (7)$$

한편, 식 (5)의 고유치와 고유벡터는 MATLAB 내의 'eig' 함수를 이용하여 얻을 수 있다. 이로부터 사고시점으로부터 사고 대응 제어 수행까지의 시간인 $2T_s$ 를 식(5)의 시간 t 에 대입할 경우, 고장전류를 계산할 수 있다.

B) Case 2: MMC의 DC단 단락 사고

MMC의 DC단 단락사고 시, \mathbf{L}_{eq} 및 \mathbf{R}_{eq} 는 달라지게 된다. 1번 MMC의 DC단 단락 사고를 예시로 볼 경우, \mathbf{L}_{eq} 및 \mathbf{R}_{eq} 는 다음과 같다.

$$\mathbf{L}_{eq} = \text{diag}(L_1, \dots, L_4) + \text{diag}(0, L_{12}, L_{13}, L_{14}) + \begin{bmatrix} 0 & \dots & 0 \\ \vdots & & \\ 0 & L_{11} & \mathbf{P}_3 \end{bmatrix}. \quad (8)$$

$$\mathbf{R}_{eq} = \text{diag}(R_1, \dots, R_4) + \text{diag}(0, R_{12}, \dots, R_{14}) + \begin{bmatrix} 0 & \dots & 0 \\ \vdots & & \\ 0 & R_{11} & \mathbf{P}_3 \end{bmatrix} + R_f \cdot \mathbf{P}_4. \quad (9)$$

다른 MMC(k번)의 DC단 단락 사고의 경우, \mathbf{L}_{eq} 및 \mathbf{R}_{eq} 의 2번째 항은 k 번째 값이 0이 되며, 3번째 항은 k 번째 대각 성분이 있는 행과 열이 0이 된다. 이로부터 Case 1과 같이 (5)-(7)을 통해 고장전류 i_x ($x = 1, 2, 3, 4$) 계산할 수 있다.

3) Ring 구조 DC 망의 고장전류 계산

Fig. 3는 4개의 터미널로 구성된 Ring 구조의 DC망 등가회로를 나타낸다. R_{xy} 와 L_{xy} 는 각각 x번째 MMC와 y번째 MMC 사이의 선로 저항 및 인덕턴스를 나타낸다. ($x, y = 1, 2, 3, 4$) 1번 MMC 단의 DC단

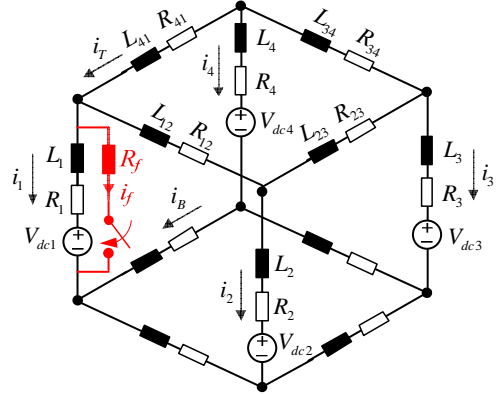


Fig. 3 Ring 구조의 DC 망 등가회로

단락 사고 시, 각 MMC의 사고 전류 또한 식 (1)의 미분방정식을 통해 구할 수 있다. 다만 Ring 구조에서의 \mathbf{A} , \mathbf{b} 와 \mathbf{x} 는 다음과 같이 달라지게 된다.

$$\mathbf{x} = [i_1, i_2, i_3, i_4, i_T, i_B]^T$$

$$\mathbf{A} = \mathbf{L}_{eq}^{-1} \mathbf{R}_{eq}, \quad \mathbf{b} = \mathbf{L}_{eq}^{-1} [V_{dc1}, V_{dc2}, V_{dc3}, V_{dc4}, 0, 0]^T. \quad (10)$$

이때, i_T 와 i_B 는 각각 상위 루프와 하위 루프의 전류를 나타낸다. Fig. 3와 같이 1번 MMC의 DC단에서 단락 사고가 발생할 경우, 등가 인덕턴스 \mathbf{L}_{eq} 및 등가저항 \mathbf{R}_{eq} 는 다음과 같다.

$$\mathbf{L}_{eq} = \text{diag}(L_1, \dots, L_4, 0, 0) + \mathbf{f}(L_{12}, L_{23}, L_{34}, L_{41}). \quad (11)$$

$$\mathbf{R}_{eq} = \text{diag}(R_1, \dots, R_4, 0, 0) + \mathbf{f}(R_{12}, R_{23}, R_{34}, R_{41}) + R_f \cdot \mathbf{P}'_6. \quad (12)$$

이 때, 식 (11)의 행렬 \mathbf{f} 는 선로 인덕턴스로 이루어진 행렬로 Fig. 3의 Ring 구조 DC 망의 회로 해석을 통해 도출할 수 있다. 식 (12)의 행렬 \mathbf{f} 또한 동일한 구조를 가진다. 한편, 식 (12)의 행렬 \mathbf{P}'_6 는 $[6 \times 6]$ 행렬로 아래와 같다.

$$\mathbf{P}'_6 = \begin{bmatrix} \mathbf{P}_4 & \mathbf{0}_{4 \times 2} \\ \mathbf{0}_{2 \times 4} & \mathbf{0}_{2 \times 2} \end{bmatrix}. \quad (13)$$

Ring 구조에 대한 식(1)의 해를 구하면 식(14)와 같다

$$\mathbf{x} = \mathbf{k} + c_1 e^{-\lambda_1 t} \mathbf{v}_1 + c_2 e^{-\lambda_2 t} \mathbf{v}_2 + \dots + c_6 e^{-\lambda_6 t} \mathbf{v}_6. \quad (14)$$

마찬가지로, 벡터 \mathbf{k} 및 계수 c_x 는 식 (15)와 (16)에 의해 계산할 수 있다.

$$\mathbf{k} = \mathbf{A}^{-1} \mathbf{b} = \mathbf{R}_{eq}^{-1} [V_{dc1}, V_{dc2}, V_{dc3}, V_{dc4}, 0, 0]^T. \quad (15)$$

$$[c_1, c_2, c_3, c_4, c_5, c_6]^T = -[\mathbf{v}_1, \mathbf{v}_2, \mathbf{v}_3, \mathbf{v}_4, \mathbf{v}_5, \mathbf{v}_6]^{-1} \mathbf{k}. \quad (16)$$

III. 시뮬레이션 및 계산 방법 검증

FB-MMC 기반 DC 망의 고장전류 계산의 정확성을 검증하기 위해 Intel i5-12400F 기반의 PC에서 MATLAB/Simulink와 PLECS를 활용하여 시뮬레이션을 수행하였다. 시뮬레이션상의 제어기 샘플링 주기 T_s 는 $100 \mu s$ 이다. 각 MMC의 R_{arm} 은 $20 m\Omega$ 이며, L_{arm} 은 $10 mH$ 이다. 단락저항 R_f 는 $100 m\Omega$ 과 100Ω 으로 두 경우를 상정하였다. Radial 구조의 선로 임피던스는 Table. 1과 같으며, Ring 구조의 선로 임피던스는 Radial 구조와 동일하게 설정하였다. 사고발생 시점 기준 ($0.2 ms$)으로 $2T_s$ 이후 MMC DC 단 전압을 0으로 떨어트리는 사고대응 제어가 이루어진다. 시뮬레이션 상의 각 MMC의 DC 단 사고전류 최대값과 제안하는 계산방법의 결과값을 비교하여, 그 정확성을 확인하였다.

Table. 1 DC 망 선로 파라미터

선로 파라미터	x=1	x=2	x=3	x=4
$R_k[\Omega]$	0.42	0.3	0.49	0.76
$L_k[mH]$	2	1.6	2.6	4.1

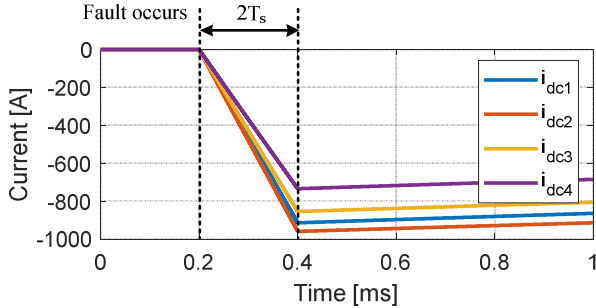


Fig. 4 Radial 구조 접속점 단락사고시 고장전류 ($R_f=100m\Omega$)

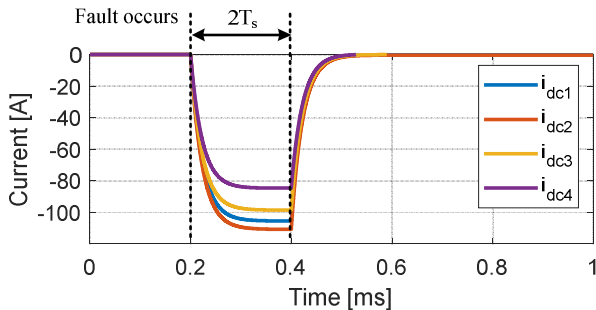


Fig. 5 Radial 구조 접속점 단락사고시 고장전류 ($R_f=100\Omega$)

Fig. 4 는 Radial 구조 접속점에서 단락저항 $R_f=100m\Omega$ 으로 사고 발생시 각 MMC 의 DC 단 사고전류 파형을 나타낸다. 정량적인 비교를 위하여 Table. 2 는 시뮬레이션 상의 사고전류 최대값과 제안하는 계산방법의 결과값을 나타내며, 두 결과가 일치하는 것을 확인할 수 있다.

Fig. 5 는 Radial 구조 접속점에서 단락저항 $R_f=100\Omega$ 의 사고 발생시 MMC DC 단 사고전류 파형을 나타낸다. Table. 3 는 이 경우의 정량적인 비교를 나타내며, 시뮬레이션 결과와 제안하는 계산결과가 일치하는 것을 확인할 수 있다. Table. 4 는 Radial 및 Ring 구조에서 MMC 의 DC 단 단락사고시 시뮬레이션 결과와 제안하는 계산방법의 결과를 비교한 표이다. 단락저항 R_f 는 $100m\Omega$ 과 100Ω 으로 설정하였다. 앞서와 마찬가지로 제안하는 계산방법이 시뮬레이션 결과와 일치하는 것을 확인할 수 있다.

다만, 고장 전류를 얻기 위한 시뮬레이션 수행 시, 평균적으로 2 초가 소요된 반면, 제안하는 방법은 5ms 이내로 그 결과를 얻을 수 있어 약 400 배 빠르게 고장전류 얻을 수 있는 장점이 있다. 이는 시스템이 보다 복잡해질수록 그 효과가 커질 것으로 예상된다.

IV. 결론

본 논문에서는 MVDC 시스템의 DC 버스 단락사고시 고장전류를 계산하는 방법을 제시하였다. 제안하는 방법은 FB-MMC 를 기준으로 Radial 구조와 Ring 구조를 가지는 DC 망을 모델링하여 고장전류를 계산하였다. 고장 상황에서의

Table. 2 Radial 구조 접속점 단락사고 고장전류 ($R_f=100m\Omega$)

고장전류 크기	i_1	i_2	i_3	i_4
시뮬레이션 [A]	914.48	959.89	854.90	734.51
계산 [A]	914.48	959.89	854.90	734.51

Table. 3 Radial 구조 접속점 단락사고 고장전류 ($R_f=100\Omega$)

고장전류	i_1	i_2	i_3	i_4
시뮬레이션 [A]	105.48	110.82	98.57	84.58
계산 [A]	105.48	110.82	98.57	84.58

Table. 4 Radial 및 Ring 구조 MMC 단 단락사고 고장전류

고장전류	i_1	i_2	i_3	i_4
Radial 구조 MMC 단 단락사고 고장전류 ($R_f=100m\Omega$)				
시뮬레이션 [A]	1195.64	581.01	517.46	444.59
계산 [A]	1195.64	581.01	517.46	444.59
Radial 구조 MMC 단 단락사고 고장전류 ($R_f=100\Omega$)				
시뮬레이션 [A]	174.91	84.41	75.09	64.44
계산 [A]	174.91	84.41	75.09	64.44
Ring 구조 MMC 단 단락사고 고장전류 ($R_f=100m\Omega$)				
시뮬레이션 [A]	1195.66	605.77	431.08	489.73
계산 [A]	1195.66	605.77	431.08	489.73
Ring 구조 MMC 단 단락사고 고장전류 ($R_f=100\Omega$)				
시뮬레이션 [A]	175.95	88.58	62.81	71.51
계산 [A]	175.95	88.58	62.81	71.51

회로 해석을 통하여 1 차 미분방정식 모델을 제시하고, 이에 대한 일반해를 도출하였다. 시뮬레이션 결과와의 비교를 통하여 제안한 계산 방법의 정확성을 검증하였고, 그 결과 시뮬레이션 대비, 약 400 배 빠르게 고장 전류를 얻을 수 있었다.

REFERENCES

- [1] C. Li, C. Zhao, J. Xu, Y. Ji, F. Zhang, and T. An, "A pole-to-pole shortcircuit fault current calculation method for DC grids," *IEEE Trans. Power Syst.*, vol. 32, no. 6, pp. 4943–4953, Nov. 2017.
- [2] S. Cui and S. K. Sul, "A comprehensive DC short-circuit fault ride through strategy of hybrid modular multilevel converters (MMCs) for overhead line transmission," *IEEE Trans. Power Electron.*, vol. 31, no. 11, pp. 7780–7796, Nov. 2016.