

# 비엔나 정류기의 구동 시점 동특성 개선을 위한 최적 전류 왜곡 보상 기법

이주연 · 고영민 · 이준석  
단국대학교

## Optimal Current Distortion Compensation Method for Vienna Rectifier to Improve Dynamic Characteristics at Driving Start-Point

Ju-Yeon Lee, Young-Min Go, June-Seok Lee  
Dankook University

### ABSTRACT

본 논문은 비엔나 정류기의 기존 영전류 왜곡 보상 기법이 지닌 문제점을 보완하는 최적 전류 왜곡 보상 기법을 제안한다. 기존 보상 기법에서는 보상 성분 도출 시 출력 전압 지령의 크기가 고려되지 않는다. 따라서, 전압 변조 지수가 큰 구동 시점에서는 보상 성분에 의해 특정 상의 지령이 과변조 영역에 진입하게 되면서 상전류에 서지 및 왜곡이 발생된다. 본 논문에서는 출력 전압 지령의 과변조 발생 여부를 고려하여 보상 성분을 도출하는 최적 전류 왜곡 보상 기법을 제안한다. 제안하는 기법에서는 특정 상의 출력 전압 지령이 선형 영역을 넘어서는 경우, 영전류 왜곡 보상이 필요한 상을 제외한 다른 상에 인가되는 보상 성분을 수정한다. 결과적으로, 구동 시점부터 영전류 왜곡 보상의 적용을 유지하면서, 동시에 과변조로 인한 전류 서지 및 왜곡을 크게 저감할 수 있다. 제안하는 기법의 유효성은 시뮬레이션을 통해 검증한다.

### 1. 서론

비엔나 정류기의 극전압은 각 레그 극 지점과 중성점 사이에 존재하는 두 스위치의 도통 상태와 상전류의 방향에 따라 결정된다. 두 스위치가 켜져 있을 때, 상전류는 두 스위치를 통해 흐르므로 극전압은 중성점과 동일한 'O'가 된다. 반면 두 스위치가 꺼져 있을 때는 상전류의 방향에 따라 각 레그 상단 또는 하단 다이오드가 도통되어, 극전압은 각각 직류단 상, 하단 전위인 'P'와 'N'이 된다. 이때, 만약 출력 전압 지령이 요구하는 극전압이 상전류 방향에 따라 비엔나 정류기가 출력 불가능한 전위에 해당한다면, 이 구간 동안 상전류는 0으로 고착되어 결과적으로 모든 상의 전류에 왜곡을 야기한다<sup>[1]</sup>. 이러한 전류 왜곡을 해소하는 방법으로 기존의 영전류 왜곡 보상 기법<sup>[2]</sup>이 제안되었으며, 그 원리는 다음 절에서 서술한다.

그림 1은 PFC로 비엔나 정류기가 적용된 계통 연계 시스템을 보인다. 이러한 시스템에서 비엔나 정류기는 무효 전류  $I_{dc}$ 를 0으로 제어하여 역률을 1로 유지한다. 이때, 상전류와 출력 전압 지령 간에는 필터 임피던스로 인한 위상차  $\theta_e$ 가, 상전류와 계통 상전압 사이에는 무효 성분으로 인한 위상차  $\theta_{pf}$ 가 존재한다. 두 위상차  $\theta_e, \theta_{pf}$  구간 동안 상전류와 계통 전압, 출력 전압 지령의 부호는 서로 반대가 되기 때문에, 비엔나 정류기는 해당 구간에서 요구되는 출력 극전압을 출력할 수 없다<sup>[1],[2]</sup>. 기존 영전류 왜곡 보상 기법은, 이러한 위상차 구간 동안

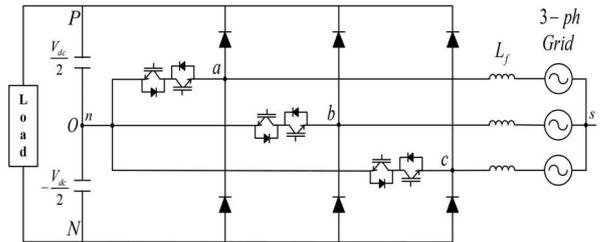


그림1 비엔나 정류기가 사용된 계통 연계 시스템 PFC  
Fig.1 Grid-connected system PFC with Vienna rectifier

요구되는 극전압을 전류 방향에 관계없이 항상 출력 가능한 'O'전위로 고정시킴으로써 영전류 왜곡 현상을 방지하는 기법이다. 따라서, 해당 기법의 보상 성분은 보상이 필요한 상의 출력 전압 지령을 0으로 만드는 옵션 성분이며, 이는 모든 상에 동일하게 인가된다. 그러나 전압 변조 지수가 큰 구동 시점에서, 특정 상의 출력 전압 지령이 보상 성분으로 인해 선형 변조 영역을 넘어서게 되면 해당 상의 보상 성분이 제한되므로, 3상에 인가되는 옵션 성분 간에 차이가 존재하게 된다. 이로 인해 3상 전류에 서지 및 왜곡이 발생되며, 이는 시스템의 안정성을 저하시킬 뿐만 아니라 하드웨어의 손상을 야기할 수 있다. 따라서, 본 논문에서는 출력 전압 지령의 과변조 발생 여부를 고려하여 보상 성분을 도출하는 최적 전류 왜곡 보상 기법을 제안한다. 제안하는 기법에서는 과변조 발생 시, 특정 상에 인가되는 보상 성분을 상전류 변화량이 최소가 되는 듀티비를 기반으로 재도출한다. 결과적으로, 구동 시점부터 영전류 왜곡 보상의 적용을 유지하면서, 동시에 과변조로 인한 전류 서지 및 왜곡 발생을 저감할 수 있으므로 비엔나 정류기의 구동 초기 동특성을 크게 개선할 수 있다. 제안하는 기법의 유효성에 대한 검증은 시뮬레이션을 통해 수행한다.

### 2. 최적 전류 왜곡 보상 기법

#### 2.1 한 샘플링 주기 동안의 전류 변화량

최적 전류 왜곡 보상 기법은 기존 영전류 왜곡 보상 기법 적용 시 보상 성분으로 인해 한 상에서 과변조가 발생하는 경우, 영전류 왜곡이 발생하는 상에 인가되는 보상 성분은 유지하면서 나머지 한 상의 보상 성분만을 수정하여 상전류 서지 및 왜곡을 저감하는 기법이다. 상전류 서지를 최소화하는 최적의 보상 성분을 구하기 위해서 주어진 시스템에서 한 샘플링 주기

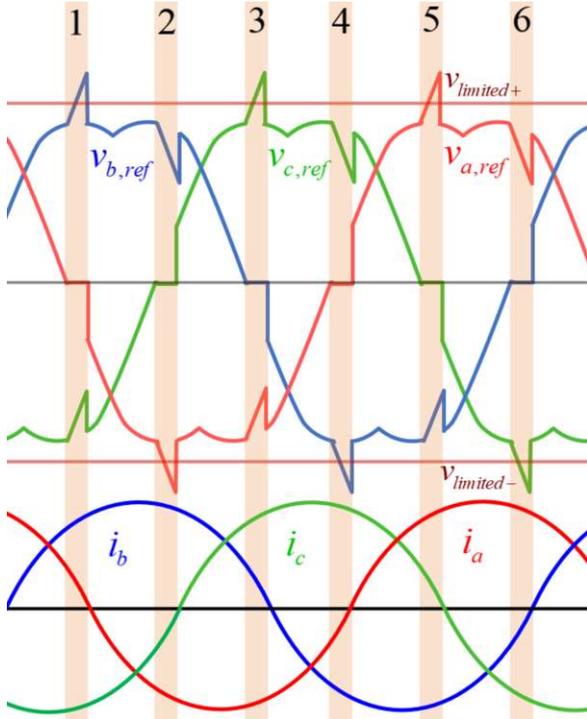


그림2 기존 영전류 왜곡 보상 기법이 적용되는 구간  
Fig.2 Sector to which the conventional zero current distortion compensation method is applied

표 1 각 보상 적용 구간에서의 max, min 상 전압 판별  
Table 1 Determination of max and min phase voltages in each sector

Sector	1	2	3	4	5	6
$V_{max\_ref}$	B	B	C	C	A	A
$V_{min\_ref}$	C	A	A	B	B	C

동안의 전류 변화량을 분석할 필요가 있다. 이는 식 (1)의 일반적인 계통 연계 시스템에서의 상전류 변화량 수식을 통해 도출할 수 있다. 여기서  $T$ 는 샘플링 주기,  $D$ 는 듀티비,  $v_{xg}$ 와  $v_{xs}$ 는 각각  $x$ 상의 계통 상전압과 상전압을 의미한다. 이때 입력단 필터의 기생 저항 성분은 매우 작은 값을 가지에 따라 그 영향이 미미하기 때문에, 수식에서 고려하지 않았다.

$$\Delta i_x = \frac{DT}{L} \cdot (v_{xg} - v_{xs}) \quad (1)$$

그림 2는 영전류 왜곡 보상 성분이 적용되는 6개의 서로 다른 구간을 보인다. 제안하는 기법에서는, 3상 전압 지령 중 크기가 최대인 max상에서 과변조가 발생하는 1, 3, 5 구간에서는 3상 전압 지령 중 크기가 최소인 min상에 최적 보상 성분이 인가된다. 반대로 min상에서 과변조가 발생하는 2, 4, 6 구간에서는 max상에 최적 보상 성분이 인가된다. 표 1은 앞서 설명한 구간 별 max, min상 출력 전압 지령을 정리한 표이다. 이때 붉은 글씨로 표기된 부분은 최적 보상 성분이 인가되는 상을 의미한다.

그림 3에서 도식된 바와 같이 1, 3, 5 구간에서, max상과 영전류 왜곡 보상이 인가되는 상의 극전압이 각각  $V_{dc}/2$ , 0으로 클램핑 된다. 따라서 해당 구간의 min상 상전압은 min상의

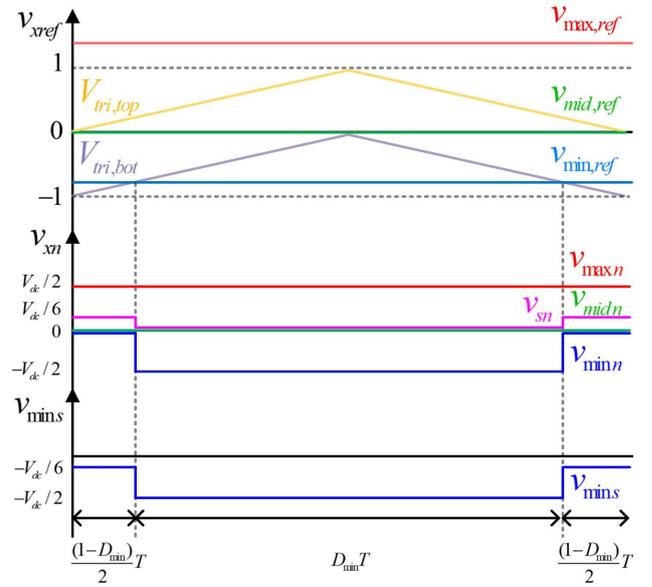


그림3 구간 5에 대한 한 샘플링 주기 동안의 극전압과 상전압  
Fig.3 Pole voltage and phase voltage for 1 sampling period in sector 5

듀티비에 의해 결정된다. 마찬가지로 2, 4, 6 구간에서의 max상 상전압도 동일한 방식으로 결정된다. 이러한 영향들을 고려하여 구간 별 전류 변화량을 출력 전압 지령을 기준으로 min, max상으로 구분하면 식 (2)와 같이 나타낼 수 있다.

$$\begin{aligned} \Delta i_{min,1,3,5} &= \frac{D_{min}T}{L} \cdot (v_{min,1} + \frac{V_{dc}}{2}) + \frac{(1-D_{min})T}{L} \cdot (v_{min,2} + \frac{V_{dc}}{6}) \\ \Delta i_{max,2,4,6} &= \frac{D_{max}T}{L} \cdot (v_{max,1} - \frac{V_{dc}}{2}) + \frac{(1-D_{max})T}{L} \cdot (v_{max,2} - \frac{V_{dc}}{6}) \end{aligned} \quad (2)$$

여기서  $D_x$  ( $x = \max$  or  $\min$ )는 기존 듀티비,  $v_{xg1}$ ,  $v_{xg2}$ 는 각각 한 샘플링 주기 내의  $t=0$ ,  $t=\frac{(1-D)}{2}T$  지점의 계통 상전압을 의미한다.

## 2.2 최적 보상 성분 도출

본 절에서 구하고자 하는 최적 보상 성분은, 결과적으로 상전류 서지 발생을 최소화하는 듀티비를 출력 전압 지령에 반영하는 보상 성분이다. 상전류 서지는 상전류 변화량이 0일 때 가장 최소가 됨을 알 수 있다. 따라서 식 (2)에서  $\Delta i_x$ 를 0으로 가정하여 식을 전개하면 상전류 변화량을 0으로 유지하는 최적의 듀티비가 도출되며, 이는 식 (3)과 같다. 또한 최종적으로 인가되는 최적 보상 성분은 기존 전압 지령이 보상 성분을 인가하였을 때 식 (3)에서 도출한 듀티비가 되어야 하므로, 식 (4)와 같이 정리된다.

$$D_{min,OPTM,1,3,5} = \frac{-(v_{min,2} + V_{dc}/6)}{v_{min,1} - v_{min,2} + V_{dc}/3} \quad (3)$$

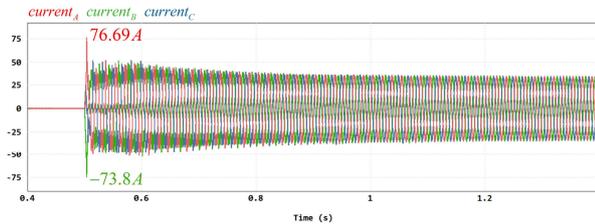
$$D_{max,OPTM,2,4,6} = \frac{-(v_{max,2} - V_{dc}/6)}{v_{max,1} - v_{max,2} - V_{dc}/3}$$

$$\begin{aligned} V_{min,comp,OPTM,1,3,5} &= -D_{min,OPTM} - v_{min\_ref} \\ V_{max,comp,OPTM,2,4,6} &= D_{max,OPTM} - v_{max\_ref} \end{aligned} \quad (4)$$

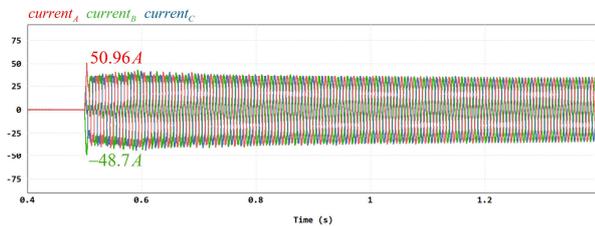
표 2 비엔나 정류기가 사용된 계통 연계 시스템 PFC의 시뮬레이션 파라미터

Table 2 Simulation parameters of grid-connected system PFC with Vienna rectifier

계통 선간 전압	380V <sub>rms</sub>	스위칭 주파수	10kHz
계통 주파수	60Hz	제어 주기	0.0001s
직류단 전압	650V <sub>dc</sub>	직류단 커패시턴스	1100 $\mu$ F
부하 소모 전력	15kW	필터 인덕턴스	0.8mH



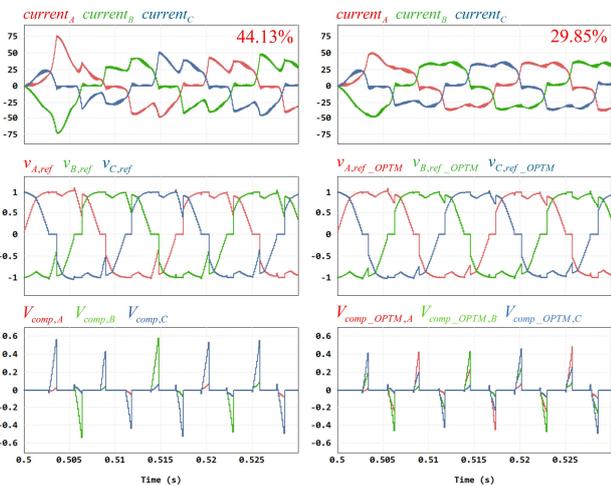
(a)



(b)

그림4 시뮬레이션 결과- 3상 전류 (a) 기존 영전류 왜곡 보상 기법 적용 시 (b) 최적 전류 왜곡 보상 기법 적용 시

Fig.4 Simulation results- 3-phase current (a) when applying conventional zero current distortion compensation method (b) when applying optimal current distortion compensation method



(a)

(b)

그림5 시뮬레이션 결과- 3상 전류, 3상 전압 지령, 전압 지령에 인가되는 보상 성분 (a) 기존 영전류 왜곡 보상 기법 적용 시 (b) 최적 전류 왜곡 보상 기법 적용 시

Fig.5 Simulation results- three-phase current, three-phase voltage references, and compensation components (a) when applying conventional zero current distortion compensation method (b) when applying optimal current distortion compensation method

### 3. 시뮬레이션

제안하는 최적 전류 왜곡 보상 기법은 표 2에 명시된 파라미터를 기반으로 수행된 시뮬레이션을 통해 검증하였다. 사용된 시뮬레이션 프로그램은 PSIM이다. 비엔나 정류기는 0.5초 시점부터 구동되며, 이때 부하에서는 15kW의 전력을 소모한다. 직류단 전압 지령은 계통 선간 최대 전압에서부터 0.1초 동안 증가하는 램프 지령으로 인가되어, 0.6초 시점 이후부터 650Vdc의 값을 일정하게 유지한다.

그림 4 (a), (b)를 통해 기존 기법과 제안하는 기법 간 구동 초기에 발생하는 전류 서지 및 왜곡의 정도에 확인한 차이가 존재하는 것을 확인할 수 있다. 또한 그림 5(a), (b)를 통해, 기존 기법과 제안하는 기법 모두 특정 상에서 영전류 왜곡 보상에 의해 과변조가 발생하는 경우, 해당 상의 보상 성분이 제한되는 것을 확인할 수 있다. 이때 제안하는 기법에서는, 과변조가 발생한 상과 영전류 왜곡 보상이 필요한 상을 제외한 나머지 한 상의 전압 지령에 최적 보상 성분이 인가됨에 따라, 3상 전류 서지 및 왜곡이 크게 저감되었음을 그림 5(b)를 통해 확인할 수 있다. 기존 기법 적용 시와 제안하는 기법 적용 시 구동 초기에 발생하는 최대 전류 서지는 각각 76.69A, 50.96A, 구동 시점에서부터 한 주기를 측정된 전류 THD는 각각 44.13%, 29.85%로, 기존 기법 적용 시 대비 제안하는 기법에서 두 값 모두 약 1.5배가량 감소된 것을 확인할 수 있다. 더 나아가, 그림 5(b)의 3상 전류 파형을 보면, 최적 보상 성분이 인가되는 구간 동안 보상이 인가되는 상의  $\Delta i_k$ 가 목표로 설정한 수치와 동일하게 0으로 제어되는 것을 확인할 수 있다. 이를 통해, 본 논문에서 제안한 최적 전류 왜곡 보상 기법의 최적 보상 성분이 올바르게 도출되었음을 알 수 있다.

### 4. 결론

본 논문에서는 기존 영전류 왜곡 보상 기법에서 존재하는 문제점을 보완하는 최적 전류 왜곡 보상 기법을 제안하였다. 제안하는 기법 적용 시, 영전류 왜곡 보상에 의한 과변조 발생 구간의 상전류 서지 및 왜곡을 저감할 수 있다. 이에 따라 기존 기법 적용 시 대비 비엔나 정류기 구동 시점에서의 동특성이 개선된다. 따라서, 제안하는 기법을 적용하는 경우 시스템의 안정성 및 하드웨어의 신뢰성을 확보할 수 있다. 제안하는 기법의 유효성은 시뮬레이션을 통해 입증하였다.

이 논문은 2023년도 정부(산업통상자원부)의 재원으로 한국산업기술진흥원의 지원을 받아 수행된 연구임 (P0017120, 2023년 산업혁신인재성장지원사업)

### 참고 문헌

- [1] T. Friedli M. Hartmann and J. W. Kolar "The essence of three-phase PFC rectifier systems—Part II" *IEEE Trans. Power Electron.* vol. 29 no. 2 pp. 543–560 Feb. 2014.
- [2] J. -S. Lee and K. -B. Lee, "Carrier-Based Discontinuous PWM Method for Vienna Rectifiers," in *IEEE Trans. Power Electron.*, vol. 30, no. 6, pp. 2896–2900, June 2015.