

GaN 기반 2-레벨 인버터의 운전에 따른 전력 손실 분석 및 열해석을 통한 스위치의 접합 온도 추정

이인호*, 이교범*

아주대학교*

Junction Temperature Estimation of Switches Under GaN Based Two-Level Inverter Operation Through Power Loss Analysis and Thermal Interpretation

In-Ho Lee* and Kyo-Beum Lee*

Ajou university*

ABSTRACT

본 논문은 2-레벨 인버터의 동작에 따른 E-mode Gallium Nitride (Enhancement-mode GaN) 기반 전력반도체 소자의 전력 손실 분석과 접합 온도 추정 방법에 대해 기술한다. 전력반도체 소자의 전력 손실은 스위치의 동작과 발생 원인에 따라 전도 손실, 스위칭 손실, 출력단 커패시턴스에 의한 손실, 역회복 손실 및 데드타임에 의한 손실로 분류된다. 발생한 전력 손실은 열 에너지의 형태로 소산되어 스위치 다이, 케이스 및 스위치 주변부의 온도를 상승시킨다. 전력 손실에 의한 온도 변동을 모델링하기 위해 온도 변동폭의 크기를 나타내는 열 저항과 스위치 내부를 구성하는 물질의 열 관성 효과를 반영한 열 용량을 포함하는 열 회로 해석이 필요하다. 제안하는 방법은 스위치에 도통되는 전류와 스위칭 상태에 따라 순서적으로 전력 손실을 계산하고, 이를 열 해석 모델에 적용하여 스위치의 접합 온도를 추정한다. 제안하는 방법의 타당성은 시뮬레이션 결과를 통해 검증한다.

1. 서 론

세계적으로 태양광 발전과 같은 재생에너지의 공급과 정책이 증가함에 따라 발전된 재생에너지를 변환하기 위한 인버터의 성능 향상 및 효율 개선에 대한 연구가 수행되고 있다.^[1] GaN HEMT (High Electron Mobility Transistor)는 WBG (Wide Band Gap) 소자로 GaN과 AlGaN의 접합면에 생성되는 2DEG (2-Dimensional Electron Gas) 영역에 의해 높은 전자 이동도와 전하 밀도를 가져 기존 Si 기반의 전력반도체 소자에 비해 상대적으로 높은 주파수의 스위칭 동작이 가능하다.^[2] 인버터를 구성하는 GaN HEMT는 낮은 온저항과 작은 역회복 특성을 통해 전력 변환 시스템 (Power Conversion System, PCS)의 효율을 증가시키고 고주파 스위칭을 통해 PCS의 출력 품질을 향상시킬 수 있다.^[3]

전력반도체 소자의 내부는 여러 물질들이 접합된 구조로 각 물질마다 고유한 열 팽창 계수, 열 전도도, 비열 용량 등이 존재한다. 고주파 스위칭 동작에 의한 전력반도체 소자의 온도 변동은 열화 고장과 같이 신뢰성이 저하되는 문제를 야기하고 포화 온도를 감소시키기 위해 방열판을 크게 설계하면 시스템의 전력 밀도가 저하된다.^[4] GaN HEMT의 전력 손실은 전도 손실과 스위칭에 의한 손실로 구분된다. 발생한 전력 손실은 열 형태로 소산되어 GaN HEMT의 접합 온도를 상승시킨다.

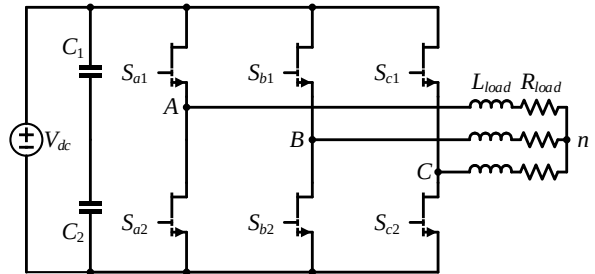


그림1 GaN HEMT 기반의 2-레벨 인버터 회로도

Fig.1 Circuit diagram of the GaN based two-level inverter

본 논문에서는 2-레벨 인버터를 구성하는 GaN HEMT의 전력 손실을 순서적으로 계산하고 접합 온도를 추정하는 방식을 기술한다. 인버터의 운전 조건에 따라 전력 손실을 분석하고 접합 온도 추정을 위해 Cauer 열 등가 모델을 이용한다. 본 논문에서 기술하는 GaN HEMT의 접합 온도 추정 방법의 성능 및 타당성은 시뮬레이션 결과를 통해 검증한다.

2. GaN HEMT의 전력 손실 분석

그림 1은 E-mode GaN HEMT 기반 2-레벨 인버터의 회로도를 나타낸다. 인버터를 구성하는 각 상의 상단 및 하단 스위치는 상보적으로 동작한다. GaN HEMT의 전력 손실은 스위치의 도통 시 발생하는 전도 손실 P_{cond} 과 스위칭 동작시 발생하는 스위칭 손실 P_{sw} 로 분류된다. P_{sw} 는 다시 발생 원인에 따라 게이팅 동작에 의한 손실 P_G , 출력단 등가 커패시턴스에 의한 손실 P_{oss} , 역전도 손실 P_{SD} , 턴 온 손실 P_{on} , 그리고 턴 오프 손실 P_{off} 로 구성된다. GaN HEMT의 경우, Body diode가 존재하지 않아 Si 기반 MOSFET과 다르게 역회복 손실 P_{RR} 은 존재하지 않는다. 식 (1)은 GaN HEMT의 I_{DS} 가 R_{on} 을 통해 도통될 경우 발생하는 P_{cond} 를 나타낸다.

$$P_{cond} = I_{DS}^2 \cdot R_{on} \quad (1)$$

GaN HEMT의 턴 온 동작 시, 게이트 전하 Q_g 를 충전하는 과정에서 P_G 가 발생하며 이는 식 (2)와 같이 Q_g 와 게이트 드라이버 출력 전압 V_{DR} , 그리고 스위칭 주파수 f_{sw} 에 관한 식으로 표현된다.

$$P_G = Q_g \cdot V_{DR} \cdot f_{sw} \quad (2)$$

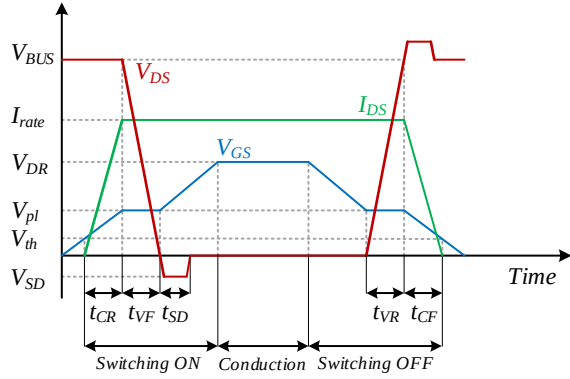


그림2 VGS에 따른 상단 GaN HEMT의 IDS 및 VDS의 이상적인 파형
Fig.2 Ideal waveform of IDS and VDS of upper GaN HEMT according to the VGS

P_{OSS} 는 출력단 등가 커패시턴스 C_{OSS} 가 충전 및 방전되는 과정에서 발생하는 손실이다. C_{OSS} 는 드레인-소스 전압 V_{DS} 에 따라 변동하고, 이에 따라 V_{DS} 에 대한 함수로 표현이 가능하다. P_{OSS} 는 식 (3)과 같이 V_{DS} 과 f_{sw} 에 관한 식으로 나타낸다.

$$P_{OSS} = f_{sw} \cdot \int_0^{V_{BUS}} V_{DS} \cdot C_{OSS}(V_{DS}) \cdot dV_{DS} \quad (3)$$

그림 2는 인버터의 각 상 상단 GaN HEMT의 V_{GS} 인가에 따른 I_{DS} 와 V_{DS} 를 나타낸다. 게이트 드라이버의 출력 전압에 의해 V_{GS} 가 상승하고 GaN HEMT의 V_{th} 이상이 되면 I_{DS} 가 도통된다. V_{GS} 는 각 기생 커패시턴스의 충전 속도 차이에 의해 크기가 V_{pl} 로 일정한 구간이 발생하고, 이 구간동안 V_{DS} 는 하강한다. 데드타임 t_{SD} 동안 V_{DS} 는 0 또는 V_{BUS} 를 초과하게 되어 GaN HEMT에 역방향 전압 V_{SD} 이 인가된다. 식 (4)는 V_{SD} 에 의한 GaN HEMT의 역방향 전도 특성에 의해 발생하는 P_{SD} 를 나타낸다.

$$P_{SD} = V_{SD} \cdot I_{DS} \cdot t_{SD} \cdot f_{sw} \quad (4)$$

게이팅 신호에 의해 GaN HEMT가 턴 온 또는 턴 오프되는 구간에서 I_{DS} 와 V_{DS} 는 각각 상수와 변수로 존재한다. 턴 온 구간의 경우 I_{DS} 가 상승하는 구간 t_{CR} 에서 발생하는 손실과 V_{DS} 가 하강하는 구간 t_{VF} 에서 발생하는 손실을 각각 계산하여 더해 P_{on} 을 도출한다. 턴 오프 구간에 대한 전력 손실은 턴 온 구간과 동일한 방법으로 도출한다. 식 (5)와 (6)은 각각 P_{on} 과 P_{off} 를 나타낸다.

$$P_{on} = \frac{1}{2} \cdot V_{BUS} \cdot I_{DS} \cdot (t_{CR} + t_{VF}) \cdot f_{sw} \quad (5)$$

$$P_{off} = \frac{1}{2} \cdot V_{BUS} \cdot I_{DS} \cdot (t_{CF} + t_{VR}) \cdot f_{sw} \quad (6)$$

3. GaN HEMT의 접합 온도 추정

전기 회로를 해석하는 경우, 저항 R 양단의 전위차는 도통되는 전류와 R 의 곱으로 표현된다. 열 등가 회로의 경우에는 전기 회로를 해석하는 방법과 마찬가지로 열 저항 R_{th} 양단의 온도차는 발생한 전력 손실과 R_{th} 의 곱으로 표현할 수 있다.

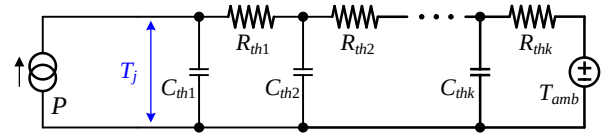


그림3 전력 손실을 접합 온도로 변환하기 위한 RC Cauer network model
Fig.3 RC Cauer network model for converting power loss to junction temperature

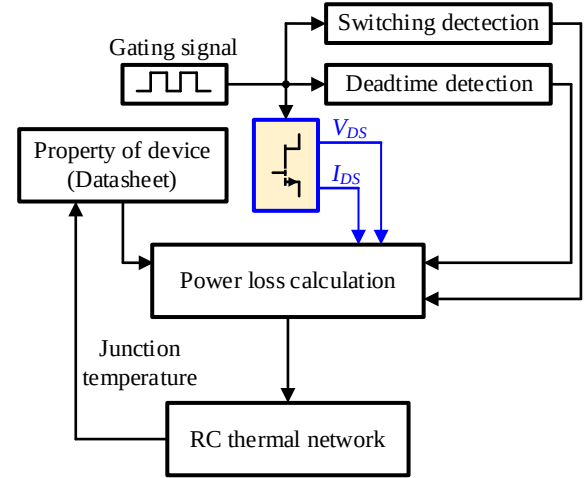


그림4 순시적인 전력 손실 계산 및 접합 온도 추정 알고리즘 개념도
Fig.4 Diagram of instantaneous power loss calculation and junction temperature estimation algorithm

R_{th} 는 전력이 전달되는 물질의 크기와 열 전도도와 같은 특성에 의해 결정된다. 또한, 각 물질의 열 관성에 의한 효과를 반영하기 위해 열 용량 C_{th} 를 이용하여 GaN HEMT의 접합 온도를 추정한다. C_{th} 는 물질의 밀도, 비열과 같은 특성에 의해 결정된다.

그림 3은 열 형태로 소산되는 GaN HEMT의 전력 손실을 모델링하기 위한 RC Cauer thermal network 회로를 나타낸다. C_{thx} 와 R_{thx} ($x = 1, 2, 3 \dots k$)로 구성된 하나의 layer는 전력이 전달되는 경로에 존재하는 물질을 특성을 반영한다. GaN HEMT의 접합 온도 T_j 는 각 layer 온도의 합으로 표현할 수 있으며, T_{amb} 는 대기 온도를 의미한다. RC Cauer network에서 각 layer의 열 전도도를 기술하기 위한 열 임피던스 Z_{th} 는 식 (7)과 같이 주파수 영역에서 나타낼 수 있다.

$$Z_{thx}(s) = \left(s \cdot C_{th1} + \frac{1}{R_{th1} + Z_{thx-1}(s)} \right)^{-1} \quad (7)$$

발생한 전력 손실을 식 (7)을 이용하여 RC Cauer network에 대입하고 전력 전달 경로에 있는 물질들의 온도 변동량을 더해 ΔT_j 를 추정할 수 있으며, GaN HEMT의 ΔT_j 는 식 (8)과 같이 전력 손실과 R_{th} 및 C_{th} 에 관한 식으로 나타낸다. 이전 주기에 도출된 T_j 에 시간에 따른 열 관성 효과를 반영한 GaN HEMT의 T_j 는 식 (9)로 나타낸다.

$$\Delta T_j(t) = P(t) \cdot \sum_{m=1}^k \left\{ R_{th,m} \cdot \left(1 - e^{\frac{-\Delta t}{R_{th,m} \cdot C_{th,m}}} \right) \right\} \quad (8)$$

표 1 시뮬레이션 파라미터

Table 1 Simulation parameter

부하 저항	10 Ω	입력 전압	600 V _{dc}
부하 인덕턴스	2 mH	지령 전류	30 A _{peak}
기본파 주파수	60 Hz	스위칭 주파수	40 kHz

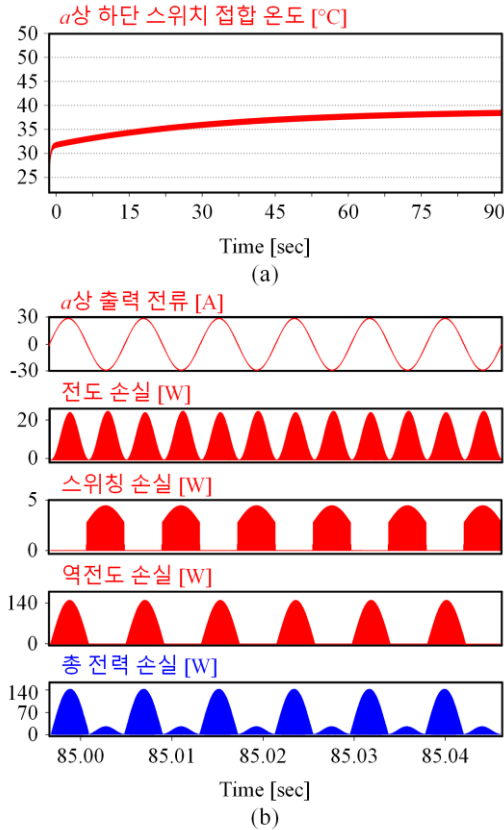


그림6 GaN HEMT의 접합 온도 추정 결과 (a) S₂₂의 접합 온도 (b) 인버터 동작에 따른 GaN HEMT의 순시 전력 손실

Fig.6 Junction temperature estimation results of GaN HEMT (a) Junction temperature of S₂₂ (b) Instantaneous power loss of GaN HEMT under inverter operation

$$T_j(t) = \sum_{m=1}^k \left\{ T_j(t - \Delta t) \cdot e^{-\frac{-\Delta t}{R_{th,m} C_{th,m}}} \right\} + \Delta T_j(t) \quad (9)$$

그림 4는 전력 손실을 순시적으로 계산하고, 이를 통해 GaN HEMT의 접합 온도를 추정하는 알고리즘을 나타낸다. 게이팅 신호를 이용해 스위칭 상태를 파악한다. 데이터시트에 명시된 R_{on} , E_{on} , E_{off} 등의 정보를 이용해 전력 손실을 계산한 뒤, Cauer network model을 통해 접합 온도로 변환된다. 전력 손실에 의해 발생한 접합 온도를 다음 주기의 전력 손실 계산 과정에 피드백하여 온도에 따라 변동하는 파라미터를 반영한다.

4. 시뮬레이션

본 논문에서 기술하는 2-레벨 인버터 운전에 따른 GaN

HEMT의 접합 온도 추정 방식의 성능 및 타당성을 검증하기 위해 PLECS를 이용한 시뮬레이션을 진행하였으며, 시뮬레이션 파라미터는 표 1과 같이 설정했다. 그림 6(a)와 (b)는 각각 2-레벨 인버터의 동작에 따른 α상 하단 GaN HEMT의 접합 온도 추정 결과와 시간에 따라 순시적으로 계산한 전력 손실을 나타낸다. 시뮬레이션을 진행한 GaN HEMT는 GaN Systems社의 GS66516B를 사용하였으며, TIM은 TGF50-0787078-020, 방열판은 HSB14-353518의 데이터시트의 정보를 통해 RC Cauer network model에 적용했다. 인버터의 출력 전류의 크기에 따라 순시적으로 전력 손실 및 접합 온도가 변동하며 S₂₂의 접합 온도는 약 39.3°C로 포화됨을 확인하였다.

5. 결 론

본 논문에서는 2-레벨 인버터의 동작에 따른 E-mode Gallium Nitride (Enhancement-mode GaN) 기반 전력반도체 소자의 전력 손실 분석과 접합 온도 추정 방법에 대해 기술하였다. 전력반도체 소자의 내부는 여러 물질들이 접합된 구조로 각 물질마다 고유한 특성이 존재하며, 고주파 스위칭 동작에 의한 전력반도체 소자의 온도 변동은 열화 고장과 같은 신뢰성 저하 문제로 직결된다. GaN HEMT의 게이팅 신호와 데이터시트의 정보를 이용하여 순시적으로 전력 손실을 계산한다. 열 등가 회로 해석을 통한 RC Cauer network model을 이용해 전력 손실을 GaN HEMT의 접합 온도로 변환한다. 본 논문에서 기술하는 GaN HEMT의 접합 온도 추정 방법의 타당성은 시뮬레이션을 통해 검증하였다.

본 연구는 산업 통상 자원부(MOTIE)와 한국 에너지 기술 평가원(KETEP)의 지원을 받아 수행한 연구 과제임.
(No. 20225500000110)

참 고 문 헌

- [1] X. Huang, Z. Liu, F. C. Lee, and Q. Li, "Characterization and Enhancement of High-Voltage Cascode GaN Devices," *IEEE Trans. Electron Devices*, vol. 62, no. 2, pp. 270-277, Feb. 2015.
- [2] T. Nomura, M. Masuda, N. Ikeda, and S. Yoshida, "Switching Characteristics of GaN HEMTs in a Half Bridge Package for High Temperature Applications," *IEEE Tran. Power Electron.*, vol. 23, no. 2, pp. 692-697, Mar. 2008.
- [3] J. Wang, H. S.-H. Chung, and R. T.-H. Li, "Characterization and Experimental Assessment of the Effects of Parasitic Elements on the MOSFET Switching Performance," *IEEE Trans. Power Electron.*, vol. 28, no. 1, pp. 573-590, Jan. 2013.
- [4] Y.-S. Park, H.-W. Choi, K.-B. Lee, and J.-W. Lee, "Thermal Estimation of Modular Multilevel Converter Submodule Using Deep Regression on GRU and LSTM Network," *IEEE Access*, vol. 10, pp. 75343-75353, Jul. 2022.