

실리콘 카바이드 모스펫의 가전용 전력변환시스템 적용을 위한 부트스트랩 회로 설계

함지선, 최성희
서울대학교

Bootstrap Circuit Design for Application of SiC MOSFET Device to Power Conversion System for Home Appliances

Jisun Ham, Shenghui Cui
Seoul National University

ABSTRACT

최근 실리콘 카바이드 모스펫 (silicon carbide metal oxide semiconductor field effect transistor, SiC MOSFET), 갠 헵트 (gallium nitride high electron mobility transistor, GaN HEMT) 등 와이드 밴드갭 (wide-band gap, WBG) 소자를 활용한 연구가 활발히 진행되고 있으며, 소자 제조공정 기술이 발전하여 원가가 하락하고 있다. 이에 따라 가전용 전력변환시스템에 WBG 소자를 활용하는 것에 대해 재고하는 추세이다. 기존 가전용 시스템에 사용하던 전력 반도체소자들은 대부분 원가 절감을 위해 부트스트랩 (bootstrap) 회로를 사용하며 게이트 드라이버에 전력을 공급하고, 전류의 센싱을 위해서는 션트 (shunt) 저항을 사용한다. 이를 켈빈 소스 (kelvin source)가 존재하는 실리콘 카바이드 모스펫 구동 회로에 그대로 적용할 수 없다. 본 논문에서는 션트 저항 및 켈빈 소스가 존재하는 실리콘 카바이드 모스펫 구동을 위한 부트스트랩 회로 설계 방법 및 구동 알고리즘에 대해 제안한다. 제안한 회로 설계를 계통 연계형 컨버터에 적용하여 실제 실험을 수행하였으며, 해당 결과를 통해 제안한 회로 설계를 검증하였다.

1. 서 론

오늘날 전력변환장치의 전력 밀도 향상 및 효율 증대를 위해 와이드 밴드갭 (wide-band gap, WBG) 소자를 활용한 연구가 활발히 진행되고 있다. 최근 WBG 소자 공정 기술의 발전과 WBG를 활용하는 전기차 시장 규모의 확대로 인해 소자의 원가가 하락하고 있다. 이에 따라 기존에는 가격 부담으로 적용하지 못했던 가전용 전력변환시스템에 WBG 소자의 도입을 재고하고 있다. 가전 분야에서는 가격 절감을 위해 부트스트랩 (bootstrap) 회로와 션트 (shunt) 저항을 사용한다. 두 요소의 유무가 가격에 큰 영향을 끼치기 때문에 가전용 전

력변환시스템에서는 두 요소를 필수적으로 고려해야 한다.

실리콘 카바이드 모스펫 (silicon carbide metal oxide semiconductor field effect transistor, SiC MOSFET)은 현재 활발하게 연구되고 있는 WBG 소자로, 본 논문에서도 해당 소자를 활용한다. 실리콘 카바이드 모스펫은 초기에 3개의 리드(3L)를 가진 패키지로 출시되었다. 해당 패키지의 소자는 게이트 루프 (gate loop)와 전력 루프 (power loop)가 연결되어 있다. 이러한 구조에서는 스위칭 시에 전력 루프에 의해 의도하지 않은 게이트 구동 신호가 발생할 수 있다.^[1] 최근에는 게이트 루프 최적화와 스위칭 속도 향상을 위한 독립된 소스인 켈빈 소스(kelvin source) 단자가 존재하는 TO 247-4, TO 263-7 등의 패키지로 출시된다. 해당 패키지들은 켈빈 소스와 게이트로 게이팅 신호를 인가하여 구동하고, 기존의 소스는 전력 라인에 연결하여 사용한다. 켈빈 소스가 있는 경우에는 게이트 루프가 최적화되어 3L 패키지보다 스위칭이 3~8배 빠르다.^[2] 켈빈 소스가 있는 실리콘 카바이드 모스펫을 션트 저항이 있는 회로에 일반적인 부트스트랩 회로를 사용할 수 없다. 정상적인 회로 동작을 보장하기 위해서는 새로운 부트스트랩 회로 설계가 필요하다.

본 논문에서는 켈빈 소스가 존재하는 실리콘 카바이드 모스펫과 션트 저항이 포함된 회로의 정상적인 동작을 보장하는 부트스트랩 회로 설계 방법을 제안한다. 해당 설계를 실제 계통 연계형 컨버터에 적용하였다. 실제 운전을 통해 제안한 설계의 정상 동작을 확인하였다.

2. 부트스트랩 회로 설계

2.1 부트스트랩 회로 동작 원리

하프 브리지 (half-bridge)는 두 개의 스위치가 직렬로 연결된 회로 구성으로, 위 스위치를 구동하기 위해서는 아래 스위치와는 별도로 전원을 공급해야 한다. 전원을 공급하는 방법에는 대표적으로 두 가지의 방법이 존재한다. 하나는 절연형 dc-dc 컨버터를 이용하는

것이고, 다른 하나는 부트스트랩 회로를 통해 구동하는 것이다. 일반적으로 가전용 전력변환장치에는 비용적인 이유로 부트스트랩 회로를 사용한다.

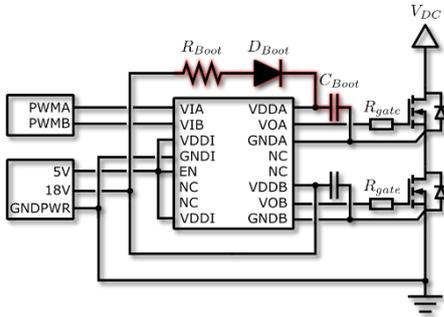
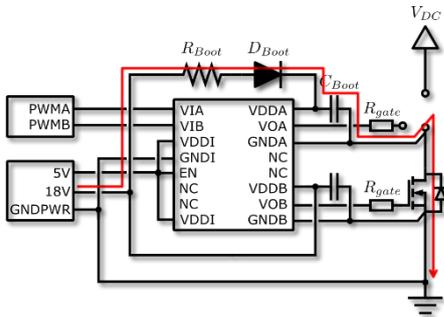
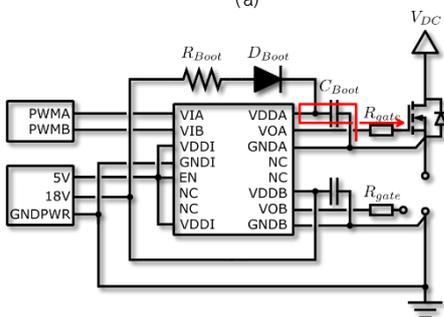


그림 1 부트스트랩 회로

그림 1은 부트스트랩 회로 구성을 나타낸다. 부트스트랩 회로는 커패시터, 다이오드, 저항으로 구성된다. 부트스트랩 커패시터를 충전하고, 해당 커패시터에 충전된 전하로 위 스위치의 게이트를 구동하는 것이 부트스트랩 회로의 기본 원리이다.



(a)



(b)

그림 2 부트스트랩 회로 동작 (a) 부트스트랩 충전 경로 (b) 부트스트랩 방전 경로

그림 2에서 부트스트랩 회로의 충/방전 경로를 보여준다. 부트스트랩 다이오드 충전 시에는 아래 스위치를 턴온(turn-on)하여 커패시터 충전 경로가 생성된다. 위 스위치에 게이트 신호를 인가할 때는 부트스트랩 커패시터에 충전되어 있던 전하를 사용한다.

2.2 부트스트랩 회로 설계

부트스트랩 회로를 구성하는 3가지의 요소는 다음의 과정으로 선정한다.

2.2.1 부트스트랩 커패시터

구동 가능한 부트스트랩 커패시턴스의 최솟값은 다음의 수식과 같다.

$$C_{boot} \geq \frac{Q_{total}}{\Delta V_{boot}} \quad (1)$$

$$Q_{total} = Q_G + \frac{I_Q}{f_{sw}} \quad (2)$$

Q_G 는 MOSFET의 게이트 전하, I_Q 는 게이트 드라이버의 대기 전류이다. ΔV_{boot} 은 설계하고자 하는 부트스트랩 커패시터의 리플 전압이다. 1번의 충전으로 10번의 게이트 구동이 가능하도록 설계하는 것이 기본이며, 더 안정적인 구동을 위해서는 계산된 커패시턴스의 수십 배 이상의 값을 선정하여 사용한다.

2.2.2 부트스트랩 다이오드

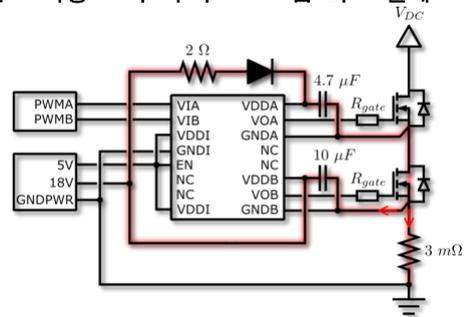
다이오드의 역회복(reverse recovery) 특성에 의한 손실을 고려하면 전압 강하가 작은 패스트 리커버리(fast recovery) 다이오드나 쇼트키(schottky) 다이오드를 사용하는 것이 좋다. 부트스트랩 다이오드는 직류단 전압을 견뎌야 하므로 역전압 정격이 충분한지 확인해야 한다.

2.2.3 부트스트랩 저항

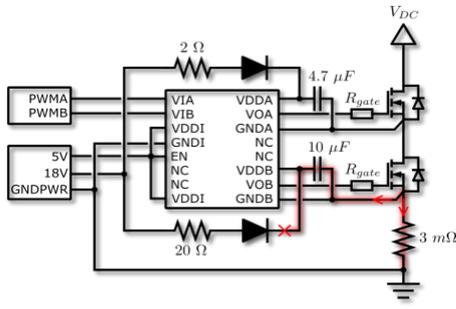
부트스트랩 저항은 충전 시에 최대 전류를 제한한다. 식 (3)을 통해 전류의 최댓값이 결정된다. 부트스트랩 다이오드의 전류 정격을 고려하여 적절한 값으로 저항을 선정한다.

$$I_{peak} = \frac{V_{DD} - V_{Diode}}{R_{boot}} \quad (3)$$

2.3 션트 저항 고려 시 부트스트랩 회로 설계



(a)



(b)

그림 3 부트스트랩 회로 (a) 기본 부트스트랩 회로 (b) 션트 저항 고려 부트스트랩 회로

그림 3 (a)는 기존의 일반적인 부트스트랩 회로에 해당한다. 해당 회로에 션트 저항만 추가한다면, 전력 경로를 따라 흘러야 하는 전류가 션트 저항에 의해 켈빈 소스로 유입될 수 있다. 켈빈 소스는 전류를 흘리기 위함이 아니고 스위치의 빠른 구동을 위해 존재하는 단자이다. 따라서 해당 경로로 전류가 흐르면 소자가 손상된다. 이를 방지하기 위해서는 다음의 설계를 따라야 한다.

그림 3 (b)는 션트 저항을 고려하였을 때, 켈빈 소스를 통해 안정적인 스위치 구동이 가능하도록 설계한 부트스트랩 회로이다. 대부분의 전류가 전력 경로를 따라 흐를 수 있도록 게이트 드라이버 (gate driver) 전원에 션트 저항보다 훨씬 큰 저항을 추가한다. 추가로 전류의 유입을 차단할 수 있도록 다이오드도 배치한다. 이러한 설계를 적용하면 대부분의 전류는 저항이 작은 션트 저항을 통해 흐를 것이다. 따라서 실리콘 카바이드 MOSFET의 켈빈 소스를 안전하게 이용할 수 있고 션트 저항도 적용할 수 있다.

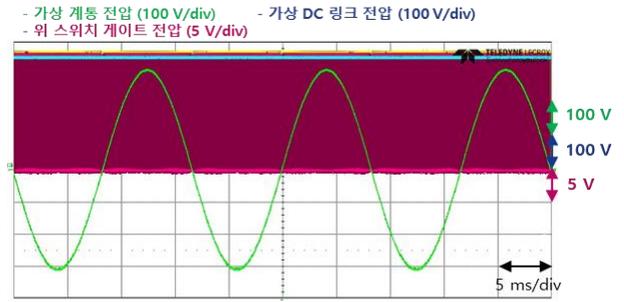
3. 실험 결과

3.1 부트스트랩 동작 검증

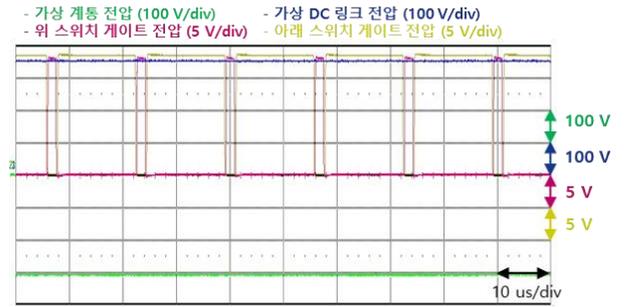
제안한 켈빈 소스가 있는 실리콘 카바이드 MOSFET의 부트스트랩 회로 설계 방법을 적용하여 하드웨어를 제작하였다. 설계한 부트스트랩 회로의 커패시턴스와 저항값, 사용한 다이오드는 표 1에 표기된 바와 같다. 부트스트랩을 이용한 게이트 신호 인가 동작을 확인하고자 가상의 계통 전압과 직류단 전압을 이용하여 실제 스위칭 상황을 모의하였다.

표 1 부트스트랩 회로 구성 소자값 및 소자명

C_{boot}	4.7 μF
R_{boot}	2 Ω
D_{boot}	RFN1L6SDDTE25



(a)



(b)

그림 4 게이트 신호 파형 (a) 5 ms/div (b) 10 us/div

그림 4와 같이 부트스트랩 회로를 통해 게이트 신호가 생성되는 것을 확인하였다. 실제 컨버터 운전을 시작하기 전 부트스트랩 커패시터를 충전하는 것이 컨버터의 정상 운전을 보장할 수 있다.

3.2 제안한 설계를 적용한 계통 연계형 컨버터 운전

제안한 부트스트랩 회로 설계 방법을 적용하여 계통 연계형 컨버터를 제작하였다. 실리콘 카바이드 MOSFET을 사용하는 시스템의 PCB (printed circuit board) 레이아웃 (layout) 시에는 게이트 루프의 누설 임피던스를 줄이기 위해 4층 기판으로 설계하는 것이 일반적이다. 하지만 제작한 하드웨어는 가전용 전력변환장치에 적용하는 것을 고려하여 2층 기판의 PCB로 설계하였다. 사용한 실리콘 카바이드 MOSFET 소자는 Infineon 社의 IMZA65R030M1H를 사용하였다. 실험 조건은 표 2와 같다.

표 2 실험 조건

정격 전력	7 kW
계통 전압	단상 220 Vrms
직류단 전압	350 V
인덕턴스	400 μH
커패시턴스	1980 μF
스위칭 주파수	60 kHz

방법 및 구동 알고리즘을 제안하였다. 또한 제안한 부트스트랩 설계 방법을 실제 계통 연계형 컨버터에 적용하여 실험적으로 검증하였다.

이 논문은 2023년도 BK21 FOUR 정보기술 미래인재 교육연구단에 의하여 지원되었음.



그림 5 제작한 계통 연계형 컨버터

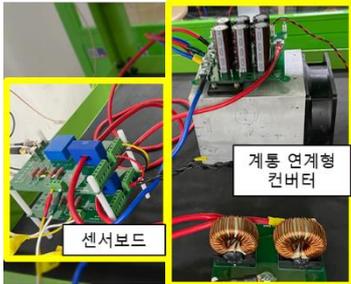


그림 6 실험 세트 구성

참 고 문 헌

- [1] Y. Li, Y. Zhang, Y. Gao, S. Du and J. Liu, "Switching Characteristic Analysis and Application Assessment of SiC MOSFET With Common Source Inductance and Kelvin Source Connection," in *IEEE Transactions on Power Electronics*, vol. 37, no. 7, pp. 7941–7951, July 2022, doi: 10.1109/TPEL.2021.3139466.
- [2] X. Zhang, "Performance Evaluation of Different Freewheeling Device Implementations for SiC MOSFETs with Kelvin Source Connections," 2020 IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia), Nanjing, China, 2020, pp. 1–6, doi: 10.1109/IPEMC-ECCEAsia48364.2020.9367793.

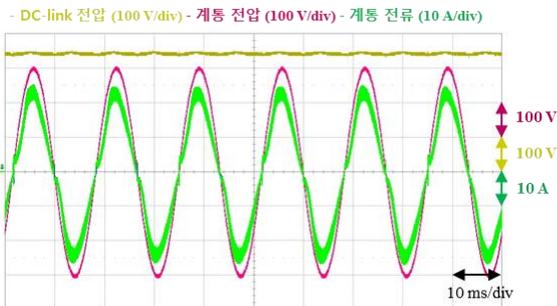


그림 7 계통 연계형 컨버터 운전 파형

제안한 설계 내용을 바탕으로 제작한 하드웨어와 실험 세트 구성은 그림 5, 6과 같고, 실제 운전 파형은 그림 7과 같다. 실험을 통해 설계한 하드웨어가 문제없이 정상 동작하는 것을 확인하였고, 이를 통해 제안한 부트스트랩 설계 방법을 검증하였다.

4. 결 론

가전용 전력변환장치 설계 시에는 가격적인 요소를 필수적으로 고려해야 한다. 실리콘 카바이드 모스펫을 가전에 적용할 때 부트스트랩 회로와 션트 저항을 사용하여 가격적인 부담을 줄일 수 있다. 켈빈 소스가 존재하는 실리콘 카바이드 모스펫과 션트 저항이 하나의 회로에 동존하기 위해서는 기존의 회로와는 다른 설계가 필요하다. 본 논문에서는 두 요소를 모두 포함하는 부트스트랩 회로 설계