다중 캐리어 기반 변형된 공간 전압 벡터 변조 기법을 이용한 병렬 인버터의 순환 전류 저감 기법

최혜원*, 이교범* 아주대학교

Reduction Method of Circulating Current Using Modified SVM Based on Multi-Carriers for Parallel Inverters

Hye-Won Choi* and Kyo-Beum Lee*
Ajou university

ABSTRACT

본 논문에서는 다중 캐리어 기반 변조된 공간전압 벡터 변조기법을 이용한 병렬 인버터의 순환 전류 저감 기법을 제안한다. 병렬 인버터는 설계 및 유지 보수가 용이하여 고효율, 고전압시스템에서 널리 사용되고 있다. 단일 캐리어를 사용한 병렬인버터는 스위칭 중첩으로 인해 고조파가 발생하여 출력 품질이저하된다. 병렬 인버터의 출력 품질을 보장하기 위해 널리사용되는 인터리빙 기반의 스위칭 기법은 고주파 순환 전류를 발생시키고, 병렬 인버터에서 시스템 재정수의 오차는 저주파순환 전류를 발생시킨다. 본 논문에서는 공간 전압 벡터 변조방식을 변형하여 고주파 순환 전류를 발생시키는 공통 모드전압을 억제한다. 또한, 계통 전압을 이용하여 계산한 제로시퀀스 전압을 각 인버터에 주입하여 저주파 순환 전류를 저감한다. 제안하는 기법의 타당성은 시뮬레이션을 통해검증한다.

1. 서 론

병렬 인버터는 신재생 에너지 발전 시스템, 전기 자동차 배터리 충전 시스템의 대용량화 요구에 따라 널리 사용되고 있다. 단일 인버터 모듈을 병렬로 연결하여 시스템의 전력 정격과 효율을 증대시킬 수 있으며, 시스템의 설계 및 유지보수가 용이하다는 장점이 있다. 그러나 병렬 인버터는 하드웨어의 제정수 및 제어 프로세스의 오차로 완벽하게 동일한 시스템으로 제작하는데 한계가 있다. 병렬 인버터의 전원을 공통으로 사용하면 전체 시스템에 폐회로가 구성되어순환 전류가 발생한다. 순환 전류는 스위칭 소자의 손실을 증가시키고 출력 전류의 품질을 저하시킨다^[1,2].

순환 전류는 발생 원인에 따라 스위칭 주파수를 갖는 고주파순환 전류(High-frequency circulating current, HFCC)와 기본파의 3차 고조파 주파수를 갖는 저주파 순환 전류(Low-frequency circulating current, LFCC)로 분류된다. 인버터간 삼각 반송파의 비동기에 의해 발생하는 HFCC는 하드웨어를 추가하여 반송파를 동기화하는 제어 기법으로 저감할 수 있다^[3]. 반면에 LFCC는 인버터간 파라미터의 오차, 출력 전압 불일치 등으로 발생하며, 통신을 통해 영상분 전압을 계산 및 조절하여 저감한다. 하드웨어 및 통신 기반의 저감기법은 시스템의 부피와 비용이 증가한다는 단점이 있다^[4].

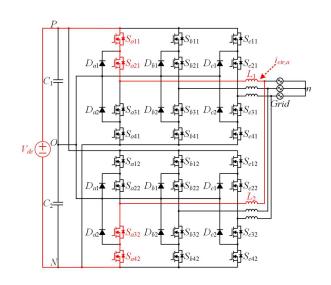


그림1 2병렬 3-레벨 NPC 인버터의 회로도 및 순환 전류 Fig.1 Configuration of two parallel connected 3-level NPC inverter and circulating current

본 논문에서는 비통신 기반의 변조 기법을 이용한 순환 전류 저감 기법을 제안한다. 인터리빙 방식을 사용하는 병렬 인버터에 불연속 변조 기법(Discontinuous PWM, DPWM)을 적용하여 HFCC를 저감한다. LFCC를 저감하기 위하여 인버터간 지령 전압의 오차를 최소화하는 계통 전압 기반의 제로 시퀀스 전압을 인가한다. 본 논문에서 제안하는 순환 전류 저감 기법의 성능 및 타당성은 시뮬레이션 결과를 통하여 검증한다.

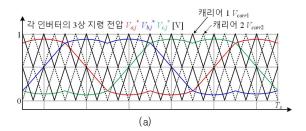
2. 병렬 인버터의 순환 전류

그림 1은 2병렬 3-레벨 NPC 인버터의 회로도 및 스위칭 상태의 오차에 따른 순환 전류 $i_{cir.x}$ (x=a, b, c)를 나타낸다. 인버터의 각 상에 흐르는 출력 전류 $i_{out.x}$ 1, $i_{out.x}$ 2는 식 (1)과 같이 상 전류 i_{x1} 1, i_{x2} 2와 순환 전류에 관한 식으로 표현된다.

$$i_{out,x1} = i_{x1} - i_{cir,x}, i_{out,x2} = i_{x2} + i_{cir,x}$$
 (1)

3상이 평형인 경우에는 3상 전류의 합이 0이므로 순환 전류 *lcir*,0는 식 (2)와 같이 3상 출력 전류의 합으로 나타낼 수 있다.

$$i_{cir,0} = -(i_{out,a1} + i_{out,b1} + i_{out,c1}) = i_{out,a2} + i_{out,b2} + i_{out,c2}$$
 (2)



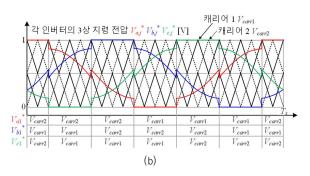


그림2 인버터의 지령 전압 및 다중 캐리어 (a) 일반적인 비동기 스위칭 기법 (b) 제안하는 HFCC 저감 기법

Fig.2 Reference voltages of inverter and multi carriers (a)
Conventional asynchronous scheme and (b) Proposed
reduction method for HFCC

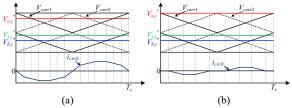


그림3 HFCC 생성 과정 (a) 일반적인 비동기 스위칭 기법 (b) 제 안하는 HFCC 저감 기법

Fig.3 Process of generating HFCC (a) Conventional asynchronous scheme and (b) Proposed reduction method for HFCC

각 인버터의 전압 방정식 V_{xj} 은 식 (3)과 같이 인덕턴스 L_j (j=1,2)에 의한 전류로 표현된다.

$$V_{x,j} = L_j \frac{d}{dt} \left(i_{x,j} \pm i_{cir,x} \right) \tag{3}$$

순환 전류가 발생하지 않은 이상적인 경우에는 인버터의 각상에 흐르는 전류 $i_{x,1}$, $i_{x,2}$ 가 동일하다.

식 (3)을 이용하여 병렬 인버터의 순환 전류를 계산하면 식 (4)와 같이 인버터 전압 차에 관한 식으로 표현된다.

$$i_{cir,x} = \frac{V_{x1} - V_{x2}}{L_1 + L_2} T_s \tag{4}$$

이 때, Ts는 제어주기를 나타낸다.

3. 제안하는 순환 전류 저감 기법

3.1 고주파 순환 전류 저감

그림 2(a)와 같이 비동기의 다중 캐리어를 사용하여 스위칭하면 병렬 인버터의 출력 품질이 향상된다. 대표적인 비동기 스위칭 방식에는 인터리빙 기법이 있으며, 각

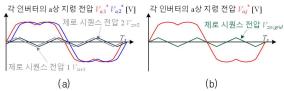


그림4 제로 시퀀스 전압에 따른 인버터의 지령 전압 (a) 인버터 별 개별 V_{SV.}/ 계산 기법 (b) 제안하는 LFCC 저감 기법

Fig.4 Reference voltages according to zero sequence voltage
(a) Scheme of calculating independent $V_{25V,j}$ and (b)
Proposed reduction method for LFCC

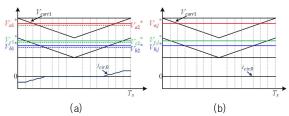


그림5 LFCC 생성 과정 (a) 인버터별 개별 V_{SM,1} 계산 기법 (b) 제 안하는 LFCC 저감 기법

Fig.5 Process of generating LFCC (a) Scheme of calculating independent V_{SN/J} and (b) Proposed reduction method for LFCC.

인버터의 캐리어는 위상차를 갖는다. 인버터1의 지령 전압은 캐리어 1 V_{carr1} 과 비교하여 스위칭 상태를 결정한다. 반면에, 인버터2의 지령 전압은 V_{carr1} 과 180°의 위상차를 갖는 캐리어 2 V_{carr2} 와 비교하여 스위칭 상태를 결정한다.

그림 2(a)와 같이 인터리빙 방식의 스위칭 기법을 적용하면 병렬 인버터의 출력 품질을 향상시킬 수 있지만, HFCC가발생한다. HFCC 저감을 위해 그림 2(b)와 같이 3상 지령전압의 크기에 따라 벡터를 6개의 구간으로 나누고, 각 상의지령 전압과 비교하는 캐리어를 선택한다. 예를 들어, 그림 3(b)와 같이 a상 지령 전압이 클램핑된 경우에 인버터1의 b상과 인버터2의 c상은 V_{carrl} 과 비교하고, 인버터1의 c상과 인버터2의 b상은 V_{carrl} 와 비교하여 HFCC를 저감한다.

3.2 저주파 순환 전류 저감

식 (5)는 각 인버터의 전압 V_{xy} 을 이용한 제로 시퀀스 전압 V_{xy} 1, V_{xy} 2를 나타낸다.

$$V_{zsv1} == -\frac{\max(V_{x1}) + \min(V_{x1})}{2},$$

$$V_{zsv2} == -\frac{\max(V_{x2}) + \min(V_{x2})}{2}$$
(5)

인버터의 파라미터 오차는 두 제로 시퀀스 전압의 차이를 야기하여 그림 4(a)와 같이 순환 전류를 발생시킨다. 인버터간 지령 전압의 오차를 최소화하기 위하여 식 (6)과 같이 계통 전압 e_x 를 이용한 제로 시퀀스 전압 $V_{xx,grid}$ 를 각 인버터에 주입한다. $V_{xx,grid}$ 를 주입하면 그림 4(b)와 같이 제로 시퀀스 전압이 동일하여 인버터간 지령 전압의 오차가 최소화된다.

$$V_{zsv,grid} = -\frac{\max(e_x) + \min(e_x)}{2} \tag{6}$$

그림 5는 제로 시퀀스 전압에 따른 순환 전류 발생 과정을 나타낸다. 각 인버터의 전압을 이용해 제로 시퀀스 전압을 주입한 경우에는 그림 5(a)와 같이 인버터간 지령 전압에 오차가 존재하는 시점에 LFCC가 발생한다. 반면에, 계통

표 1 시뮬레이션 파라미터

Table 1 Simulation parameter

인버터 수	2	입력 전압	600 V _{dc}
3상 계통 전압	380 V _{rms}	지령 전류	40 A _{peak}
계통 주파수	60 Hz	스위칭 주파수	10 kHz

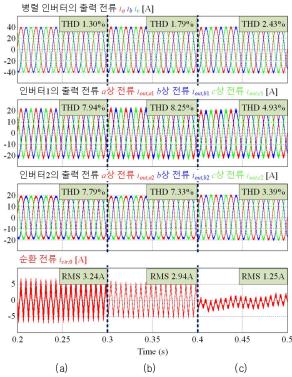


그림6 LFCC 생성 과정 (a) 인버터별 개별 $V_{SN,j}$ 계산 기법 (b) 제 안하는 LFCC 저감 기법

Fig.6 Process of generating LFCC (a) Scheme of calculating independent $V_{\rm 2N,/}$ and (b) Proposed reduction method for LFCC

전압을 이용한 제로 시퀀스 전압을 주입한 경우에는 지령 전압의 오차가 발생하지 않으므로 그림 5(b)와 같이 LFCC가 저감된다.

4. 시뮬레이션

본 논문에서 제안하는 HFCC 및 LFCC 저감 기법의 성능을 검증하기 위해 시뮬레이션을 진행하였으며, 시뮬레이션 파라미터는 표 1과 같이 설정하였다. 그림 6은 제안하는 순환 전류 저감 기법을 적용한 결과를 나타낸다. 제안하는 저감 기법을 적용하기 전에는 인터리빙 기반의 비동기스위칭 기법과 인버터간 인덕턴스의 오차에 의하여 그림 6(a)와 같이 HFCC 및 LFCC가 발생한다. 0.3초 이후에 제안하는 다중 캐리어 기반 DPWM 기법을 적용하여 HFCC를 저감하였으며, 그럼 6(b)와 같다. 0.4초 이후에 계통 전압을 이용한 제로 시퀀스 전압을 각 인버터의 지령 전압에 주입하여 그림 6(c)와 같이 LFCC를 저감하였다. 각 저감기법을 적용함에 따라 순환 전류는 순환 전류는 3.24A에서 2.94A, 1.25A로 저감하였다. 순환 전류 저감 기법을 적용하기 전에 인버터 출력 전류의 THD는 인터리빙 기법에

의해 1.30%이다. 제안하는 저감 기법을 적용한 결과 출력 증가하였지만, IEEE-519 전류의 THD는 2.43%까지 따라서 표준에서 제시하는 5% 이하를 만족한다. 시뮬레이션을 통해 제안하는 저감 기법의 타당성을 검증하였다.

5. 결 론

본 논문에서는 다중 캐리어 기반 공간전압 벡터 변조 기법을 이용한 병렬 인버터의 HFCC 및 LFCC의 저감 기법을 제안하였다. 병렬 인버터는 하드웨어의 제정수 및 제어 프로세스의 오차 등으로 순환 전류가 발생하며, 이는 스위칭 소자의 손실을 증가시키고 출력 전류의 품질을 저하시킨다. 인터리빙 방식의 비동기 스위칭 기법에 다중 캐리어를 사용하고, DPWM을 적용하여 HFCC를 저감한다. 또한, LFCC는 인버터간 지령 전압의 오차를 최소화하는 계통 전압기반의 제로 시퀀스 전압을 주입하여 저감한다. 본 논문에서 제안하는 순환 전류 저감 기법의 타당성은 시뮬레이션을 통해 검증하였다.

본 연구는 산업 통상 자원부(MOTIE)와 한국 에너지 기술 평가원(KETEP)의 지원을 받아 수행한 연구 과제임. (No. 20225500000110)

참고문헌

- [1] K.-B Lee and J.-S. Lee, *Reliability Improvement Technology for Power Converters*. Singapore: Springer, 2017.
- [2] H.-W. Choi and K.-B. Lee, "Review of Methods for Reducing Circulating Currents in Parallel Connected Modular Inverters" J. Elect. Eng. Technol., vol. 18, pp. 1227–1242, Mar. 2023.
- [3] H. Xu, L. Xu, C. Li, K. Wang, Z. Zheng, and Y. Li, "Improved Interleaved Discontinuous PWM for Zero-Sequence Circulating Current Reduction in Three-Phase Paralleled Converter," *IEEE Trans. Ind. Electron.*, vol. 68, no. 9, pp. 8676-8686, Sep. 2021.
- [4] J. Wang, F. Hu, W. Jiang, W. Wang, and Y. Gao, "Investigation of Zero Sequence Circulating Current Suppression for Parallel Three-Phase Grid-Connected Converters without Communication," *IEEE Trans. Ind. Electron.*, vol. 65, no. 10, pp. 7620-7629, Oct. 2018.