

PFC 입력 전압 크기 변화에 대응하는 DC-link 전압 변동 보상 알고리즘

김준석, 강정일, 조제형, 이정현, 안효민
삼성전자

DC-link voltage fluctuation compensating algorithm for PFC input voltage magnitude variation

Jun-seok Kim, Jeong-il Kang, Je-hyung Cho, Jung-hyun Lee, and Hyo-min Ahn
Samsung Electronics Co., Ltd.

ABSTRACT

본 논문은 PFC(Power Factor Correction) 입력 전압 크기 변화에 대응하는 DC-link 전압 변동 보상 알고리즘을 제안한다. 기존에 PI 제어 만을 통해 도출되던 전압 제어기 출력 값과는 달리, 제안하는 알고리즘은 peak detecting 기술을 사용해 입력 전압 크기 변화를 감지하고 변화된 크기만큼 전압 제어기 출력을 보상해 DC-link 전압 변동 진폭을 감소시켰다. 제안하는 알고리즘의 보상 변수는 입력 전압이 변동될 때만 값이 변하기 때문에 정상상태 PFC 제어 성능은 기존 제어와 동일하게 유지할 수 있고, 입력 전압 크기 변동에 대해서는 기존 PI 제어 대비 DC-link 전압 변동 크기를 27% 줄일 수 있었다. 본 논문은 1.9 kW 부하 조건의 에어컨 세트 실험 결과를 통해 제안하는 알고리즘의 성능을 검증했다.

1. 서론

일정 정격 전력 이상인 가전 제품의 경우 계통 규제에 따라 고조파 규격을 만족시키기위해 PFC 사용이 불가피하다.^[1] 예를 들어, 에어컨에서 PFC는 전류 제어를 통해 계통 AC 전원의 고조파 및 역률 규정을 만족시키고, 전압 제어를 통해 DC-link에 원하는 전압을 만들어준다. 인버터는 PFC가 제어한 DC 전원에서부터 전력을 공급받아 압축기의 모터를 제어한다. DC-link 전압의 크기는 압축기 모터의 최대 속도 범위에 해당하고, 모터 속도 범위는 제품의 성능과 연관된다.^[2]

일반적으로 PFC 전압 제어기는 PFC의 제어기 구조상 가장 외각 루프에 있고, DC 성분의 출력 값을 갖기 때문에 차단주파수가 낮고 응답속도가 느리다. 따라서, 전압 제어기 응답속도보다 입력 전압 크기의 변동 속도가 더 빠르면, 전류 레퍼런스의 크기 변화가 입력 전압 크기의 변동 속도를 따라갈 수 없게 된다. 이때, 정상상태를 유지하던 DC-link 커패시터의 입출력 전력에 차이가 발생되며 결과적으로 DC-link 전압이 변동된다. 때문에, 기존의 제어기의 경우 전압 변동 상황에 대비해 DC-link 전압을 최대 전압 기준으로 큰 마진을 가진 상태로 제어해야 하고, 마진의 크기만큼 압축기 모터의 최대 속도 범위가 제한되어야 한다.

본 논문에서는 입력 전압의 변동에 대해 전압 제어기 출력 값이 빠르게 반응할 수 있는 feed-forward 보상 변수가 추가된 알고리즘을 제안한다. 제안하는 알고리즘은 기존 PI 제어와 동일한 정상 상태 제어 성능을 가졌으며, 입력 전압 크기 변동에 대해서는 DC-link 전압 변동을 크게 줄일 수 있다. 이를 통해, 제안하는 알고리즘은 기존 PI 제어보다 적은 마진으로 DC-link 전압을 제어할 수 있고, 압축기 모터는 더

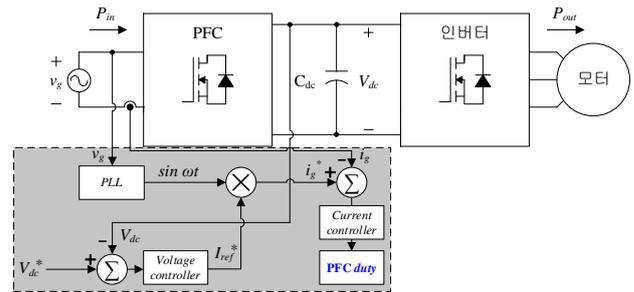


그림 1 일반적인 이단 인버터 회로 구성과 기존의 PFC 제어 블록도
Fig.1 A general two-stage inverter circuit configuration and a conventional PFC control block diagram

높은 최대 속도 범위를 가질 수 있다. 본 논문에서는 1.9 kW 부하 조건의 에어컨 세트로 실험을 진행하였으며, PFC 입력 전압 크기 변동에 대한 실험 결과를 통해 제안하는 알고리즘의 실현 가능성을 검증했다.

2. 제안하는 알고리즘의 구성 및 동작원리

그림 1은 일반적인 이단 인버터 회로에 적용되는 기존 PFC 제어 블록 다이어그램을 포함한다. 기존 제어 구성은 크게 PLL, 전압 제어기, 그리고 전류제어기로 구성된다. 전압 제어기는 모터의 지령 속도 제어에 필요한 DC-link 전압 지령 V_{dc}^* 와 센싱 된 DC-link 전압 V_{dc} 의 차이로부터 PI 제어를 통해 전류 레퍼런스 크기 I_{ref}^* 를 출력한다. PLL은 알고리즘을 통해 얻어진 위상 정보로 계통 전압과 동일한 위상의 사인파를 발생시키고, 이 값을 전류 레퍼런스 크기 I_{ref}^* 와 곱해 전류 레퍼런스 i_g^* 를 만든다. 전류 제어기는 전류 레퍼런스 i_g^* 와 센싱 된 계통 전류 i_g 의 차이를 제어해 스위칭 소자의 duty를 계산한다.

그림 2는 일반적인 이단 인버터 회로 구성과 제안하는 PFC 제어 블록 다이어그램을 포함하고 있다. 제안하는 알고리즘의 주된 아이디어는 순간적인 입력 전압 변동을 통해 DC-link 커패시터에 발생할 수 있는 전력 불균형을 보상하는 것에 있다. 정상상태일 경우 DC-link 전압에서는 평균 입력 전력량과 출력 전력량이 동일하기 때문에 전압이 일정하게 유지될 수 있다. 하지만, 입력 전압이 급작스럽게 변화되는 경우, 전류 레퍼런스의 크기 I_{ref}^* 는 전압 제어기의 느린 반응 속도로 인해 입력 전압의 변화속도만큼 빠르게 변화하지 못하므로 입출력 전력에 차이가 발생되어 DC-link 전압이 변동된다. 때문에, 제안하는 알고리즘에서는 입력 전압 변동으로 인해 발생하는 전력 차이에 대해 전류 레퍼런스의 크기 I_{ref}^* 를 계통 전압의 반주기 내로 보상해 기존 PI 제어 대비 DC-link 전압 변동

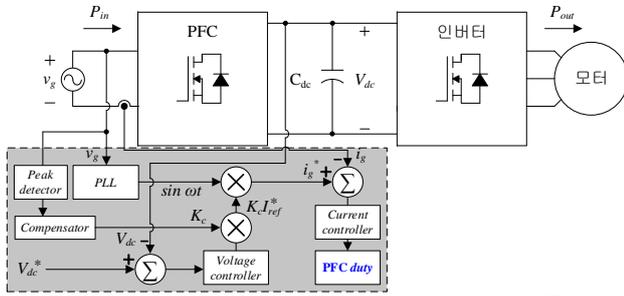


그림2 일반적인 이단 인버터 회로 구성과 제안하는 PFC 제어 블록도
Fig.2 A general two-stage inverter circuit and the proposed PFC control block diagram

을 크게 줄여준다. 기존 알고리즘에 추가된 peak detector는 계통 전압의 반 주기 내에서 계통 전압의 절대값 중 가장 큰 전압값을 출력해주는 알고리즘이다. 계통 전압의 최대값에 변동이 발생하는 경우, compensator에서는 아래의 변수

$$K_c = K_{c,old} \frac{V_{g,peak,old}}{V_{g,peak}}$$

를 통해 전류 레퍼런스의 크기 I_{ref}^* 를 보상해준다. K_c 는 전류 레퍼런스 크기를 보상해주는 보상 변수, $K_{c,old}$ 는 이전 시점에 사용된 보상 변수, $V_{g,peak}$ 는 현재 계통 전압 최대값, 그리고 $V_{g,peak,old}$ 는 이전 시점 계통 전압 최대값이다.

3. 실험결과

입력 전압 크기 변화에 대응하는 DC-link 전압 변동 보상 알고리즘의 동작 및 성능을 검증하기 위해 그림 3과 같이 3kW 시뮬레이션과 1.9kW 실험을 진행했다. 실험에 사용한 DC-link 커패시터 정격 전압은 400 V에 해당하고, $V_{dc}^* = 380$ V, $C_{dc}(시뮬)} = 1320$ μ F, $C_{dc}(실험)} = 1650$ μ F 다.

그림 3 (a)은 기존 PFC 제어기의 시뮬레이션 결과, 그림 3 (b)는 제안하는 PFC 제어기의 시뮬레이션 결과, 그리고 그림 3 (c)는 실험 결과다. 시뮬레이션은 단일 부스트 PFC, 실험은 인터리브드 부스트 PFC다. 시뮬레이션 부하는 저항이고, 실험은 에어컨 세트로 진행했다. 시뮬레이션 파형은 위에서부터 첫 번째 파형은 DC-link 전압 V_{dc} -link, 입력 계통 전압 V_g , 그리고 최대 입력 계통 전압 $V_{g,peak}$ 다. 두 번째 파형은 브릿지 다이오드 이후의 입력 전류 레퍼런스 $I_{g(rect)}^*$ 와 입력 전류 파형 $I_{g(rect)}$ 다. 세 번째 파형은 보상 변수 K_c 에 다. 네 번째 마지막 파형은 $V_{dc} - 380$ V다. 실험 파형은 v_g, i_g , 그리고 $V_{dc} - 380$ V다. 시뮬레이션은 입력 전압 V_g 를 0.2초씩 165 $V_{rms} \rightarrow 264$ $V_{rms} \rightarrow 176$ V_{rms} 로 변동시켰고, 실험은 264 $V_{rms} \leftrightarrow 176$ V_{rms} 다. 시뮬레이션 결과, 기존 제어기의 V_{dc} 최대값은 413.55 V, 제안하는 제어기의 V_{dc} 최대값은 393.57 V다. 최대/최소 진폭은 기존 제어기가 28.37 V와 -33.55 V로 61.92 V 변동, 제안하는 제어기가 21.10 V와 -13.57 V로 34.67 V 변동해 약 44.0% 진폭이 감소했다. 실험 결과, 기존 제어기의 V_{dc} 최대값은 408.0 V, 제안하는 제어기의 V_{dc} 최대값은 399.0 V다. 진폭은 기존 제어기가 총 66.5 V 변동, 제안하는 제어기가 총 48.5 V 변동해 약 27.0% 진폭이 감소했다.

시뮬레이션과 실험 결과를 통해 제안하는 알고리즘의 입력전압 변동에 대한 DC-link 전압 변동 보상이 이뤄져 약 44.0%와 27.0% 개선을 확인했다. 이를 통해, 제안하는 알고리즘을 통해 380 V 지령에서 $\pm 20\%$ 전압 변동에도 최대 전압 400 V 이하로 제어 될 수 있음을 확인했다. 따라서, 제안하는 알고리즘을 통해 더 높은 dc-link 전압 지령을 사용할 수 있어 더 높은 속도 범위로 모터를 제어할 수 있다.

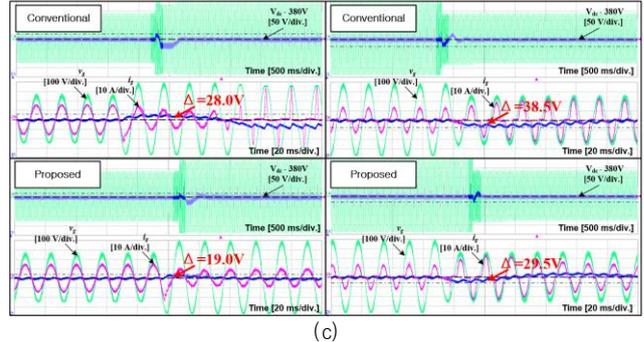
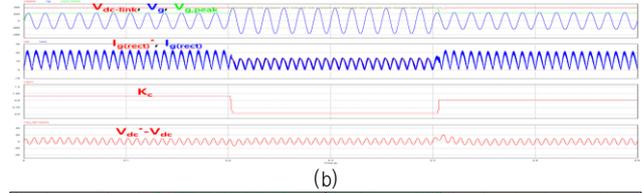
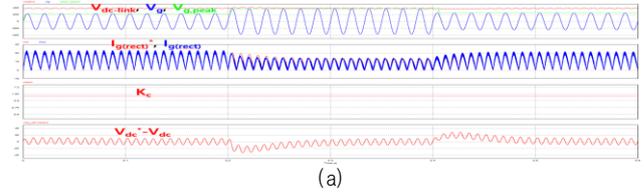


그림3 (a) 기존 PFC 제어기 시뮬레이션 결과, (b) 제안하는 PFC 제어기 시뮬레이션 결과, (c) 기존 PFC 제어기와 제안하는 PFC 제어기 실험 결과

Fig.3 (a) Simulation result of the conventional PFC controller
(b) Simulation result of the proposed PFC controller
(c) Experimental result of the conventional PFC controller and the proposed PFC controller

4. 결론

본 논문에서는 입력 전압의 변동에 대해 전압 제어기 출력값이 빠르게 반응할 수 있는 feed-forward 변수가 추가된 알고리즘을 제안한다. 제안하는 알고리즘의 주된 아이디어는 전압 제어기 응답속도보다 빠르게 입력 전압 크기가 변동될 경우 DC-link 커패시터에 발생하는 전력 불균형을 보상하는 것에 있다. 제안하는 알고리즘에서는 입력 전압 변동으로 인해 발생하는 전력 차이에 대해 전류 레퍼런스의 크기를 계통 전압의 반 주기 안으로 보상해 DC-link 전압 변동의 크기를 크게 감소시켰다. 입력 전압 변동에 대해 전압 제어기 차단주파수를 증가시킬 필요가 없기 때문에 정상상태 PFC 제어 성능은 기존 제어의 성능을 그대로 유지할 수 있고, 입력 전압 크기 변동에 대해서는 전압 제어기 출력을 빠르게 보상해 DC-link 전압 변동 크기를 크게 줄일 수 있었다. 1.9 kW 부하 조건에서 에어컨 세트를 통해 약 27.0%의 진폭 개선은 확인했으며, 제안하는 알고리즘의 실현 가능성을 검증했다.

참고 문헌

[1] J. S. Kim, S. H. Lee, W. J. Cha, and B. H. Kwon, "High-Efficiency Bridgeless Three-Level Power Factor Correction Rectifier", IEEE Transactions on Industrial Electronics, Vol. 64, No. 2, pp. 1130-1136, Feb. 2017.
[2] P. Y. Lin and Y. S. Lai, "Voltage control technique for the extension of DC-link voltage utilization of finite-speed SPMSM drives", IEEE Transactions on Industrial Electronics, Vol. 59, No. 9, pp. 3392-3402, Sep. 2012.