스위칭 상태를 고려한 추정 전류 기반 단상 CHMC의 스위치 개방성 고장 진단 기법

오현우*, 최동호*, 주지호*, 박진혁**, 이준석*
단국대학교*, 한국철도기술연구원**

Single-Phase CHMC Open-Circuit Switch Fault Diagnosis Based on Estimated Current Considering Switching State

Hyeon-Woo Oh*, Dongho Choi*, Jiho Ju*, Jin-Hyuk Park**, June-Seok Lee*
Dankook University*, Korea Railroad Research Institute**

ABSTRACT

본 논문은 스위칭 상태를 고려한 추정 전류 기반 단상 Cascaded H-bridge Multilevel Converter (CHMC)의 스위치 개방성 고장 진단 기법을 제안한다. 추정 전류를 이용한 개방성 고장 진단 기법은 실제 전류와 추정 전류의 오차를 이용하며, 고장 스위치 위치에 오차를 분류함으로써 고장 위치를 구별한다. 그러나 제어 주기 내에서 스위칭 상태가 변동되는 경우 이전 제어 주기의 스위칭 상태를 정확히 반영할 수 없기 때문에 오차뿐만 아니라 고장 스위치 위치 구별이 부정확해진다. 제안하는 기법은 이전 제어 주기 내에서의 스위칭 평균값을 도출해 계통 전류를 추정한다. 따라서, 제안하는 기법 적용 시 정확한 전류 추정이 가능하여 고장 진단의 신뢰성을 향상시킬 수 있고 빠른 고장 판단이 가능하다. 제안하는 기법은 실제 전류와 추정 전류의 오차, 계통 전류의 방향을 고려하여 고장을 판단한 후 오차의 크기, 스위칭 평균값, DC-link 전압을 기반으로 고장 스위치의 위치를 판별한다. 본 논문의 타당성은 PSIM 시뮬레이션을 통해 검증한다.

1. 서 론

CHMC는 다수의 H-bridge가 직렬로 연결된 토폴로지로, 전력반도체 소자 수의 증가에 따라 시스템의 고장 발생률이 증가하는 단점이 있다. 따라서, 시스템의 신뢰도를 높이기 위해 스위치의 개방성 고장에 대한 진단은 필수적이다.

추정 전류 기반의 고장 진단 기법은 일반적으로 Mixed Logical Dynamic (MLD) 모델을 이용하여 계통 전류 또는 DC-link 전류를 추정한 뒤 실제 전류와의 오차를 이용한다[1]. 계통 전류를 추정하기 위해서는 각 스위치의 스위칭 상태가 사용되는데, 제어 주기 내에서 스위칭 상태가 변동되는 경우 샘플링 시점의 값으로는 계통 전류를 정확히 추정할 수 없다.

따라서, 본 논문은 스위칭 상태를 고려한 추정 계통 전류 기반의 고장 진단 기법을 제안한다. 제안하는 기법은 제어 주기 내에서의 각 스위치 별 스위칭 평균값을 도출해 정확한 계통 전류의 추정이 가능하다. 제안하는 기법은 실제 전류와의 오차를 통해 개방성 고장 스위치 쌍을 판단하며, 스위칭 평균값과 DC-link 전압을 이용하여 오차를 역산해 고장 스위치 위치를 구별한다. 따라서, 빠른 시간 내에 고장 진단 및 고장 스위치 위치 구별이 가능하다. 제안하는 기법은 PSIM 시뮬레이션을 통해 타당성을 검증한다.

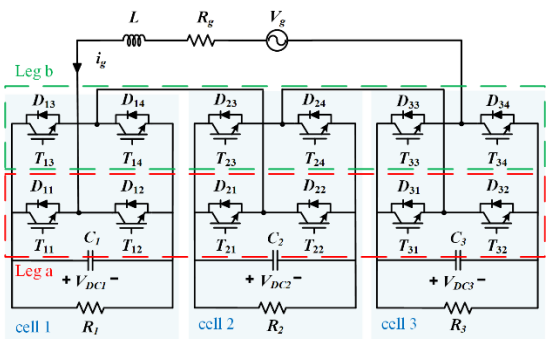

그림1 단상 3셀 CHMC 토폴로지
Fig.1 Topology configuration of Single-Phase 3-cell CHMC

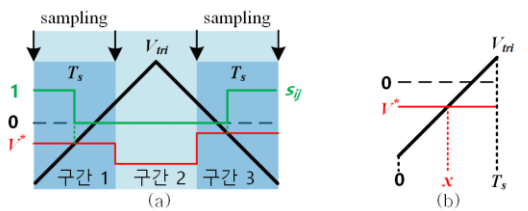

그림2 (a) PWM에 의한 스위칭 상태 (b) 구간 1의 스위칭 상태 변동 시점
Fig.2 (a) Switching state by PWM (b) Switching state change point in sector 1

2. 추정 계통 전류 기반 단상 CHMC 고장 진단 기법

2.1 MLD 모델을 이용한 추정 계통 전류

그림 1은 단상 3셀 CHMC로 계통 전압(V_g), 계통 전류(i_g), 계통 저항(R_g), 필터 인덕터(L), DC-link 커패시터(C_i, i=cell), DC-link 전압(V_{DCi}), DC-link 저항(R_i)을 포함한다. MLD 모델을 이용한 H-bridge 각 레그의 스위칭 함수(S_{ia}, S_{ib})는 식 (1)과 같이 스위치 별 스위칭 상태(s_{ij}, j=1,2,3,4)와 계통 전류 방향(p)으로 구성된다. S_{ia}, S_{ib}와 키르히호프 전압 법칙을 이용한 i_g의 미분 식은 식 (2)과 같이 표현된다.

$$\begin{cases} S_{ia} = s_{i1}(1-p) + (1-s_{i2})p \\ S_{ib} = s_{i3}p + (1-s_{i4})(1-p) \end{cases}, \quad p = \begin{cases} 1 & (i_g > 0) \\ 0 & (i_g < 0) \end{cases}. \tag{1}$$

$$\frac{di_g}{dt} = -\frac{R_g}{L} i_g - \frac{1}{L}\left(V_g - \sum_{i=1}^{3}(S_{ia} - S_{ib})V_{DCi}\right). \tag{2}$$

실제 제어시스템은 이산적이므로 추정 계통 전류(i_{g_e})는 식 (3)과 같이 계산되어, 한 주기 이전 시점에서 샘플링 된 값들을

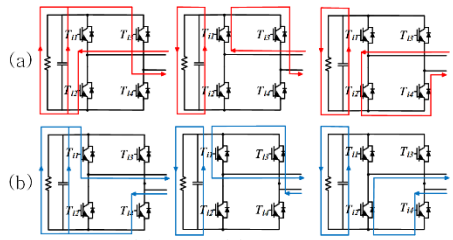

그림3 H-bridge의 전류 경로 (a) $p = 1$ (b) $p = 0$
Fig.3 Current path of H-bridge (a) $p = 1$ (b) $p = 0$

이용한다. H_{abi}는 각 H-bridge의 출력 전압 레벨로, H-bridge의 출력 전압을 V_{DC}로 정규화 한 값이다. [-1,1]의 범위를 가지며 각 레그 스위칭 함수의 차로 나타낼 수 있다.

$$i_{g_e}(k+1)=i_g(k)(1-\frac{R_gT_s}{L})+\frac{T_s}{L}\left\{V_g(k)-\sum_{i=1}^{3}H_{abi}(k)\cdot V_{DCi}(k)\right\}. \quad (3)$$

Phase-Shift Pulse Width Modulation (PS-PWM) 기반 CHMC는 각 셀의 전압 지령(V^*)과 반송파(V_{tri})에 의해 s_{ij}가 결정된다. PS-PWM은 각 셀 별 V_{tri}와 V^*의 교점에서 스위칭이 발생하므로 그림 2(a)의 구간 1, 구간 3처럼 T_s 내에서 s_{ij}가 변동될 수 있다. 따라서, 샘플링 시점에서의 s_{ij}를 이용하는 경우 i_{g_e}에 오차가 발생한다. 제안하는 기법은 그림 2(b)와 같이 T_s 구간에 대해 V_{tri}의 직선의 방정식과 V^*을 이용하여 스위칭 시점(x)을 계산한다. x값이 T_s 구간에 포함되면 구간 내에서 스위치가 켜져 있는 비율인 스위칭 평균값을 도출하여 i_{g_e}를 계산한다.

2.2 단상 CHMC의 스위치 개방성 고장 진단 알고리즘

H-bridge는 p에 따라 개방성 고장 발생 시 i_g 경로의 차단으로 인한 출력 전압 변동 및 전류 왜곡에 영향을 주는 스위치 쌍이 정해져 있다. 그림 3(a)를 통해 T_{i2}, T_{i3}는 $p = 1$ 인 경우 전류 경로에 영향을 미치는 것을 알 수 있다. 반면, 그림 3(b)를 통해 T_{i3}, T_{i4}는 $p = 0$인 경우 전류 경로에 영향을 주는 것을 알 수 있다. i_{g_e}와 i_g 간의 오차 e는 식 (4)과 같이 지령에 의한 추정 H-bridge 출력 전압 레벨 (H_{abi_e})과 스위치 개방성 고장이 반영된 실제 H-bridge 출력 전압 레벨 (H_{abi_r})의 차로 표현할 수 있다.

$$e(k+1)=i_g(k+1)-i_{g_e}(k+1)=\frac{T_s}{L}\left\{\left[\sum_{i=1}^{3}\left(H_{abi_r}(k)-H_{abi_e}(k)\right)\cdot V_{DCi}\right]\right\}. \quad (4)$$

e는 고장 판단 변수 (R)를 통해 식 (5)과 같이 나타낼 수 있다. H_{abi_e}는 고장이 발생한 스위치의 s_{ij}를 고려하지 못하므로 고장 발생 시 R은 식 (5)과 같이 값이 변동한다. 이러한 R의 값 변동을 이용해 고장 스위치의 쌍을 판단한다. 고장 스위치 쌍 판단 조건은 식 (6)과 같으며 센싱 오류 및 s_{ij} 등을 고려하여 고장 판단 임계값은 $0.2V_{DCi}$로 선정한다.

$$R(k+1)=\frac{L}{T_s}e(k+1)=\begin{cases}s_{ih}(k)\cdot V_{DCi}(k)\cdot[1-p(k)], & (h=1\ or\ 4)\\ -s_{il}(k)\cdot V_{DCi}(k)\cdot p(k), & (l=2\ or\ 3)\end{cases}. \quad (5)$$

$$\begin{cases}R(k+1)>0.2V_{DCi}\rightarrow fault_signal=1\ \ (S_{i1}\ or\ S_{i4}\ fault)\\ R(k+1)<-0.2V_{DCi}\rightarrow fault_signal=2\ \ (S_{i2}\ or\ S_{i3}\ fault)\end{cases}. \quad (6)$$

개방성 고장 스위치 쌍을 판단한 후 각 셀의 해당 고장 스위치 쌍에 의해 발생될 수 있는 R을 역산하고, 각 스위치 별 역산된 값(E_{ij})과 R의 크기를 비교하여 고장 스위치의 위치를 구별한다. 샘플링 오차, 센싱 오차 등을 고려하여 E_{ij}와 R의 차이가 R의 5% 이내인 경우 해당 스위치의 고장 카운터(c_{ij})를 증가시킨다. 잘못된 위치 판단을 방지하기 위해 고장 카운터가 5에 도달하는 경우 해당 스위치를 고장 스위치로 판단한다. 스위치 개방성 고장에 따른 c_{ij}의 증가 조건은 식 (7)과 같다.

$$\begin{cases}|R(k+1)-E_{ih}(k+1)|<|0.05\times R(k+1)|\rightarrow c_{ih}(k+1)=c_{ih}(k)+1\\ |R(k+1)-E_{il}(k+1)|<|0.05\times R(k+1)|\rightarrow c_{il}(k+1)=c_{il}(k)+1\end{cases}. \quad (7)$$

표 1 CHMC의 시뮬레이션 파라미터
Table 1 Simulation parameters of CHMC

V_g	220 [Vrms]	T_s	200 [μs]
C_i	1175 [μF]	반송파 주파수	1.67 [kHz]
L	1.9 [mH]	V_{DCi} 지령	130 [V]
R_g	0.1 [Ω]	계통 주파수	60 [Hz]

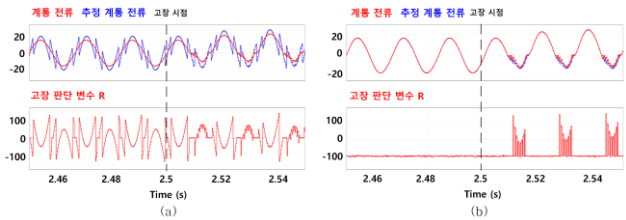

그림4 i_{g_e}와 R (a) 샘플링 시점 s_{ij} 사용 (b) s_{ij} 평균값 사용
Fig.4 i_{g_e} and R (a) Use sampling point s_{ij} (b) Use the mean value of s_{ij}

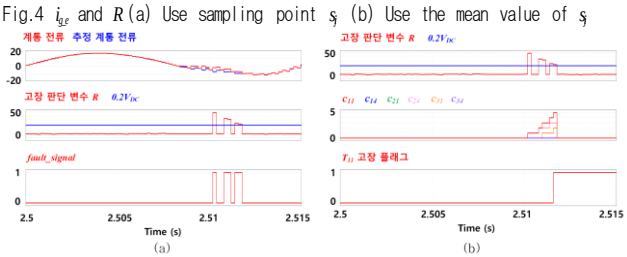

그림5 T_{11} 개방성 고장 시 고장 진단 시뮬레이션 (a) i_g, i_{g_e}, R, $02V_{DC}$, *fault_signal* 파형 (b) R, $02V_{DC}$, c_{ij}, T_{11} 고장 플래그 파형
Fig.5 T_{11} open switch fault detection simulation (a) waveforms of i_g, i_{g_e}, R, $02V_{DC}$ and *fault_signal* (b) waveforms of R, $02V_{DC}$, c_{ij} and T_{11} fault flag

2.3 시뮬레이션 결과

제안된 고장 진단 기법을 표 1의 파라미터를 기반으로 PSIM 시뮬레이션을 통해 검증하였다. 그림 4를 통해 s_{ij}의 평균값을 사용하는 것이 정상 동작 시 정확한 i_g 추정이 가능하여 고장 이후에만 R이 발생하는 것을 볼 수 있다. 그림 5는 T_{11} 스위치 개방성 고장 시 고장 진단 시뮬레이션으로, 그림 5(a)를 통해 R의 크기와 부호에 따라 개방성 고장 스위치 쌍을 판단하는 것을 확인할 수 있다. 또한, 그림 5(b)에서 식 (7)과 같은 조건에 의해 c_{ij}가 증가하여 5에 도달하는 경우 해당 스위치를 고장 스위치로 판단하는 것을 확인할 수 있다.

3. 결론

본 논문은 스위칭 상태를 고려한 CHMC의 개방성 고장 진단 기법을 제안하였다. 제시한 기법은 스위칭 평균값을 도출해 i_g를 추정하고, R를 이용하여 고장 스위치 쌍 판단 및 고장 위치를 구별한다. 이를 통해 정확한 i_g 추정을 기반으로 i_g 반 주기 내에 고장 스위치의 위치를 구별할 수 있다. 제안하는 기법의 타당성은 PSIM 시뮬레이션을 통해 검증하였다.

본 연구는 국토교통부 / 국토교통과학기술진흥원의 지원으로 수행되었음(과제번호 23RSCD-A163337-03)

참 고 문 헌

[1] D. Xie, C. Lin, Q. Deng, X. Ge and B. Gou, "A Fast Diagnosis Scheme for Multiple Switch Faults in Cascaded H-Bridge Multilevel Converters," in *IEEE Transactions on Transportation Electrification*, vol. 7, no. 3, pp. 1000-1015, Sept. 2021.